

**УПРАВЛЯЮЩИЕ
СИСТЕМЫ
И МАШИНЫ**

3, 1975

ОТДЕЛЬНЫЙ ОТТИСК

ИЗДАТЕЛЬСТВО „НАУКОВА ДУМКА“, КИЕВ

Метод автоматического разбиения на подсхемы для машинного анализа электрических характеристик больших интегральных схем

Методы исследования больших систем (см., например, [1]) находят широкое применение в различных технических приложениях. В настоящее время важное практическое значение имеют вопросы математического моделирования электрических режимов БИС, которые также целесообразно рассматривать как большие системы. Традиционные методы машинного анализа электронных схем, которые включают автоматическое формирование и численное решение уравнений, описывающих их модели, в этом случае неприменимы, так как не позволяют при оперативной памяти современных ЭВМ проводить анализ схем высокой степени сложности. Естественным подходом к решению такой задачи есть ее разбиение на подсхемы [1, 2], т. е. представление анализируемой БИС совокупностью взаимодействующих подсхем с целью последовательного использования одних и тех же массивов памяти при моделировании различных подсхем. В работах [3, 4] предложены машинные алгоритмы для реализации такого подхода. В частности, алгоритм, описанный в [3], обеспечивает эффективное использование оперативной памяти ЭВМ, а также автоматизацию составления уравнений как для всей БИС, так и для ее подсхем.

Однако остается открытым вопрос, каким образом целесообразно разбить анализируемую схему на подсхемы. Кроме того, для полной автоматизации процесса машинного анализа электрических характеристик БИС желательно автоматизировать и сам этап разбиения на подсхемы. Рассмотрению этих вопросов посвящена настоящая статья. Ниже приводится формулировка задачи разбиения БИС на подсхемы для обеспечения наибольшей вычислительной эффективности при машинном анализе. Отмечаются особенности поставленной задачи, связанные, во-первых, с наличием многополюсных элементов (именно этот способ

позволяет моделировать работу БИС на ЦВМ [3, 4]), во-вторых, с необходимостью использовать в этом случае в качестве связующего множества узлы схемы. Эти особенности, приводящие к усложнению структуры графа, не позволяют применить для решения поставленной задачи известные алгоритмы разрезания графа [2, 5]. В связи с этим ниже предлагаются способ топологического описания БИС с помощью двудольного графа и метод разбиения на подграфы по вершинам одного из классов, учитывающий специфику рассматриваемой задачи.

Определим целевую функцию и ограничения для рассматриваемой задачи разбиения. Любое разбиение характеризуется числом узлов внутри каждой подсхемы и числом узлов между подсхемами. Пусть k — количество подсхем, l_j — количество узлов внутри j -й подсхемы, N — количество узлов между подсхемами, V_j — количество выводов j -й подсхемы, z — общее число узлов схемы ($z = N + \sum_{j=1}^k l_j$).

Число узлов совпадает с порядком решаемых на каждом шаге интегрирования систем линейных уравнений. В предельном случае (т. е. без выделения подсхем) этот порядок равен z . Применение алгоритма [3] позволяет фактически понизить порядок системы и перейти к решению системы N -го порядка, а также k систем порядка l_j . Различные способы разбиения дают различные значения N , l_j и V_j . Эти параметры определяют число мультипликативных операций на шаге интегрирования (это число $\sim n^3$, где n — порядок решаемой системы линейных уравнений [6]). Следовательно, время решения задачи при различных значениях перечисленных параметров может существенно меняться. Поэтому целесообразно найти такое разбиение, которое минимизировало бы число мультипликативных операций F на шаге интегрирования.

Это число определяется следующим выражением:

$$F = \frac{N^3}{3} + N^2 + \sum_{j=1}^k \left[\frac{l_j^3}{3} + (V_j + 1)l_j^2 \right]. \quad (1)$$

Сумма $\frac{N^3}{3} + N^2$ определяет число операций для LU — разложения и последующего умножения матриц [6] при решении системы узловых уравнений всей схемы. В выражение под знаком Σ входят вычислительные затраты для решения $(V_j + 1)$ систем линейных уравнений с одинаковой матрицей коэффициентов. Эти уравнения относятся к решению системы уравнений для j -й подсхемы, а также систем, соответствующих уравнениям в вариациях (см. [3]). В качестве ограничения в этой задаче выступают предельные значения массивов памяти P конкретных ЭВМ.

Фиксированному разбиению соответствуют следующие затраты памяти, определяемые размерами матриц производных (проводимостей и емкостей) и узловых токов для всей схемы и ее подсхем:

$$p = N^2 + N + l_{\max}(V_{\max} + 1) + l_{\max}^2, \quad (2)$$

причем необходимым условием является

$$p \leq P. \quad (3)$$

Таким образом, задачу оптимального разбиения БИС на подсхемы для машинного анализа их электрических характеристик целесообразно рассматривать в следующем виде: найти такой способ разбиения на подсхемы $\{k, N, \{l_j, V_j\}\}$, $j=1, \dots, k$, который бы минимизировал время расчета (или значение выражения (1)) при известных ограничениях на оперативную память (2), (3).

Для решения поставленной задачи необходимо перейти к топологическому описанию анализируемой БИС. Обычно для описания структуры электронной схемы с помощью топологических графов используется схема замещения двухполюсными элементами (например, RC -цепями). В этом случае вершины графа соответствуют узлам схемы, а ребра графа указывают на наличие емкостей или проводимостей между узлами. Для БИС необходимо описать схему, состоящую из многополюсных компонентов (например, транзисторов или резисторов) и связующего множества узлов. Граф, описывающий такую схему, будет образован вершинами двух указанных множеств, причем особенность его состоит в том, что ребра могут соединять лишь вершины различных множеств. Таким образом, граф является двудольным [7].

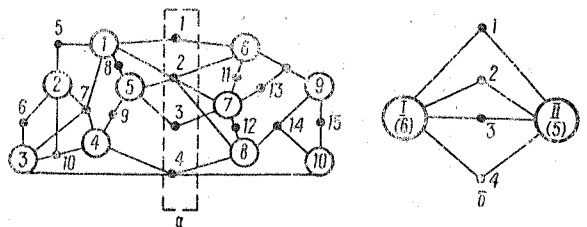


Рис. 1. Пример двудольного графа, описывающего: а) электронную схему с многополюсными компонентами, б) его разбиение на два подграфа (в скобках стоят цифры, указывающие вес вершины, т. е. число внутренних узлов каждой подсхемы)

Постановка задачи разбиения графа с такой структурой отличается от традиционной задачи разрезания графа по его ребрам [2, 5]. В данном случае требуется выделить подмножество узлов, являющихся внутренними для подсхем, и такое подмножество узлов, которое обеспечило бы связь между отдельными подсхемами в схеме в целом, т. е. в разрыве оказываются вершины определенного свойства (узлы) вместе с инцидентными им ребрами.

Пример подобного разбиения электрической схемы на две подсхемы приведен на рис. 1 (а, б). Черными точками изображены вершины первого рода — узлы, а белыми кружочками вершины второго рода — компоненты. Пунктирной линией выделены узлы связи между подсхемами.

В основу предлагаемого метода разбиения положен принцип, используемый в эвристической процедуре разрезания графа, которая описана в работе [5]. Суть процедуры заключена в следующем. В качестве первоначального приближения берется некоторое разбиение, а последующая оптимизация производится за счет попарного обмена элементами между подмножествами. Решение по выбору элементов для обмена принимается на основе вычисляемых характеристик связи элементов с подмножествами разбиения.

Специфика поставленной задачи разбиения неизбежно приводит к необходимости модификации указанной процедуры, связанной как со структурой двудольного графа, так и с существенной нелинейностью целевой функции (1). Качество разбиения определяется элементами множества вершин первого рода, тогда как в данном случае (рис. 1), в соответствии с характером алгоритма, собственно разбиению на подмножества подлечит множество вершин второго рода. Подобный двойственный подход вполне согласуется с природой двудольного графа, однако естественно ведет к изменениям в алгоритме.

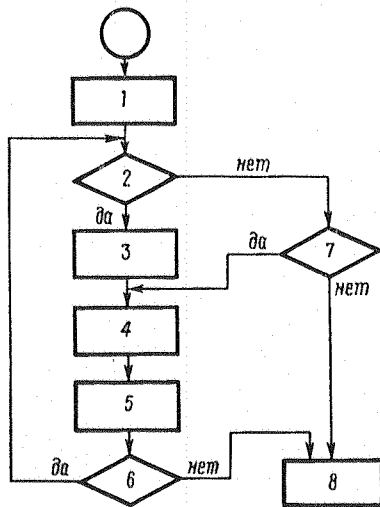


Рис. 2. Блок-схема процедуры автоматического разбиения БИС на подсхемы: 1 — задание первоначального разбиения $\{k_0, n_0, F_{k_0}\}$; 2 — проверка удовлетворения условиям (2), (3); 3 — вычисление $q=1$ (признак удовлетворения данного разбиения условиям (2), (3)); 4 — введение множества фиктивных элементов ($k := k+1$); 5 — применение алгоритма попарной оптимизации; 6 — проверка условия $F_k < F_{k-1}$ (см. Приложение); 7 — проверка условия $q=1$; 8 — принятие решения ($k-1$)-го шага

Простота целевой функции, определенной в работе [6] как сумма ребер в разрезе, позволила вычислять параметры элементов подмножества разбиения локальным образом, т. е. исходя лишь из непосредственных связей элемента с соседними элементами. Нелинейность выражения (1) приводит к необходимости определения этих параметров на основе общей оценки качества разбиения с помощью (1), что также вызывает усложнение задачи в сравнении с работой [5].

Как и в работе [5], исходной информацией для алгоритма служит матрица смежностей графа. Однако, учитывая значительную размерность задачи, для сокращения требуемых объемов памяти предлагается использовать так называемую матрицу межсоединений M , представляющую собой специальную форму записи матрицы смежностей. Каждый элемент m_{ij} матрицы M представляет собой номер вершины, с которой связано j -е ребро i -й вершины. Размер матрицы $m_1 \times m_2$, где m_1 — число вершин, $m_2 = \max s(i)$, $1 \leq i \leq m_1$, $s(i)$ — степень i -й вершины. Для двудольного графа целесообразно расчленить матрицу M на две подматрицы M^Z и M^T , соответствующие двум образующим подмножествам вершин графа. В этом случае элементами каждой подматрицы являются номера вершин другого подмножества.

Такой способ описания графа приводит к существенной экономии затрат памяти (для схемы, содержащей сотни компонентов, можно говорить о сокращении затрат на один — два порядка). В то же время благодаря двудольности графа сохраняется простота обращения к матрице.

Непосредственно алгоритм попарной оптимизации, как и в [5], приспособлен для разбиения схемы на фиксированное число подсхем с фиксированным числом элементов:

$$k_0 n_0 = t_0, \quad (4)$$

где k_0 — число подсхем; n_0 — число компонентов в подсхеме; t_0 — число вершин второго рода в графе схемы.

В рассматриваемой задаче все эти значения являются искомыми. Поэтому дальнейшее варьирование числа подсхем и числа элементов в подсхеме в диапазоне $k \geq k_0$, $t \geq t_0$, $n \leq n_0$ производится в предлагаемом алгоритме искусственным способом при последовательном введении подсхем из фиктивных компонентов. На каждом шаге варьирования алгоритм попарной оптимизации применяется вновь. Процесс прерывается с прекращением уменьшения целевой функции (1), а также при нарушении условий (2), (3). Блок-схема процедуры автоматического разбиения на подсхемы приведена на рис. 2.

Процедура позволяет получить решение при начальном разбиении схемы пополам, т. е. она достаточно универсальна, однако практически можно выбрать начальное приближение, учитывая конкретную структуру схемы, сократив тем самым число необходимых изменений величины k (например, можно выбрать количество подсхем, примерно равное квадратному корню из общего числа компонентов схемы).

Изменения, внесенные в алгоритмы [5], в соответствии с новой постановкой задачи и свойствами применяемых графов соответствуют блоку 5 общей блок-схемы. Порядок вычисления и принятия решения на этом этапе подробно рассмотрен в Приложении. Важным достоинством всего алгоритма в целом является использование решения, полученного на предыдущем шаге, при разбиении на каждом следующем.

Выводы

1. Сформулирована задача автоматического разбиения БИС на подсхемы с целью повышения эффективности машинного анализа электрических характеристик.

2. Предложен способ топологического описания схемы, содержащей многополюсники, с

помощью двудольного графа и сформулирована соответствующая задача разбиения на подграфы.

3. Выбран способ описания графа данного вида, экономичный с точки зрения затрат памяти.

4. Разработан алгоритм решения задачи разбиения БИС на подсхемы, базирующийся на известном принципе разрезания графов. Приведены соответствующие соотношения.

ПРИЛОЖЕНИЕ

Описание разработанного алгоритма попарной оптимизации

Пусть задан двудольный граф $G(S) : S = Z \cup T, Z \cap T = \emptyset$, где $Z = \{1, \dots, z\}$ — множество вершин первого рода (узлы схемы), $T = \{1, \dots, t\}$ — множество вершин второго рода (компоненты).

Граф описывается матрицей межсоединений $M = (M^Z; M^T)$, где

$$M^Z = \{m_{ij}^Z\} \text{ размером } z \times \max_{i \in Z} s(i),$$

$$M^T = \{m_{qr}^T\} \text{ размером } t \times \max_{q \in T} s(q).$$

Пусть задано первоначальное разбиение (k_0, n_0) :

$$k_0 n_0 = t + \delta,$$

где δ — некоторое число фиктивных величин, введенных для удовлетворения равенства.

$$T = A_1 \cup A_2 \cup \dots \cup A_{k_0}; A_i A_j = \emptyset; i \neq j.$$

Поскольку процесс оптимизации этого разбиения есть совокупность попарных обменов между $C_{k_0}^2$ парами подмножеств, достаточно рассмотреть случай:

$$k_0 = 2; T = A \cup B; A \cap B = \emptyset.$$

Это разбиение в соответствии с (1) характеризуется некоторым значением целевой функции $F = F(N, l_A, l_B, V_A, V_B)$. Здесь

$$l_A = \|\{i\}^A\|, \{i\}^A = \{i/\forall_j m_{ij}^Z \in A\};$$

$$l_B = \|\{i\}^B\|, \{i\}^B = \{i/\forall_j m_{ij}^Z \in B\};$$

$$N = z - l_A - l_B;$$

$$V_A = \|\{m_{qr}^T\}^A\|, \{m_{qr}^T\}^A = \{q, r/q \in A, m_{qr}^T \notin \{i\}^A\};$$

$$V_B = \|\{m_{qr}^T\}^B\|, \{m_{qr}^T\}^B = \{q, r/q \in B, m_{qr}^T \notin \{i\}^B\};$$

$\|\cdot\|$ обозначает число элементов множества.

Пусть Q — пустое подмножество.

Шаг 1. Для всех элементов $a \in A$ определяем величины

$$\Delta l_A^a = \|E_a \setminus Q\|, \text{ где } E_a = \{m_{ar}^T/r, \forall_j m_{ar}^Z \in A\};$$

$$\Delta l_B^a = \|I_a \setminus Q\|, \text{ где } I_a = \{m_{ar}^T/r, \forall_j m_{ar}^Z \neq$$

$$\neq a, m_{ar}^Z \in B\};$$

$$\Delta N^a = \Delta l_A^a - \Delta l_B^a;$$

$$\Delta V_A^a = \|\{m_{qr}^T/q \neq a, m_{qr}^T \in E_a\}\| - s(a) + \|E_a\|;$$

$$\Delta V_B^a = \|E_a\| - \|\{m_{qr}^T/q \in B, m_{qr}^T \in I_a\}\|.$$

Аналогичные величины определяются для $\forall b \in B$.

Шаг 2. Определим $a_1 \in A, b_1 \in B$, максимизирующие выражение

$$\begin{aligned} \Delta F(a \rightarrow B, b \rightarrow A) = & F(N, l_A, l_B, V_A, V_B) - \\ & - F(N + \Delta N^a + \Delta N^b, l_A - \Delta l_A^a + \Delta l_A^b, l_B + \\ & + \Delta l_B^a - \Delta l_B^b, \\ & V_A + \Delta V_A^a + \Delta V_A^b, V_B + \Delta V_B^a + \Delta V_B^b). \end{aligned} \quad (5)$$

Переопределим величины, полученные на шаге 1, для всех

$$a \in A - \{a_1\},$$

$$b \in B - \{b_1\}.$$

Положив

$$B = B + \{a_1\},$$

$$A = A + \{b_1\},$$

$$Q = E_{a_1} \cup I_{a_1} \cup E_{b_1} \cup I_{b_1},$$

вновь переходим к шагу 1.

Выход из цикла происходит в тот момент, когда значение выражения (5) перестает быть положительным.

При $K_0 > 2$ цикл шагов 1 и 2 повторяется для последующих сочетаний пар подмножеств.

Литература

1. Г. Крон, Исследование сложных систем по частям, изд-во «Наука», М., 1972.
2. В. И. Беляков-Бодин, Д. М. Лукьянов, Один алгоритм решения задач разрезания графов.— В сб. «Электронная техника», серия IX, АСУ, 1973, 5.
3. М. М. Гурарий, В. В. Ермак, Д. И. Зарудный, С. Г. Русаков, Применение метода многополюсных подсхем в программах анализа электрических характеристик больших интегральных схем.— Журн. УСиМ, 1973, 5.
4. В. А. Бахов, В. Н. Ильин, В. Т. Фролкин, Алгоритм расчета нелинейных схем методом подсхем с использованием итераций по Ньютону.— «Известия вузов СССР. Радиоэлектроника», 1974, т. 17, 8.
5. В. W. Kernigan, S. Lin, An Efficient Heuristic Procedure for Partitioning Graphs.— B.S.T.I., v. 49, 2 (February, 1970).
6. Д. К. Фадеев, В. Н. Фадеева, Вычислительные методы линейной алгебры, изд-во «Наука», М., 1963.
7. Ф. Харари, Теория графов, изд-во «Мир», М., 1973.

Поступила в редакцию 15.V 1974