

Федеральное государственное бюджетное учреждение науки
Институт проблем проектирования в микроэлектронике
Российской академии наук (ИППМ РАН)

Библиотека схемотехнических решений

Быстродействующий операционный усилитель с дифференцирующей цепью
коррекции: модификация ОУ- SR №5

Прокопенко Н.Н., prokopenko@sssu.ru, Бугакова А.В., Бутырлагин Н.В.
Научно-исследовательская лаборатория проблем проектирования в
экстремальной микроэлектронике ИППМ РАН и Донского государственного
технического университета (г. Ростов-на-Дону)

1. Области применения ОУ- SR №5

Предназначен для работы в быстродействующих аналоговых и аналого-
цифровых устройствах систем связи, автоматики и приборостроения, в том числе
в структуре «система на кристалле» (СНК).

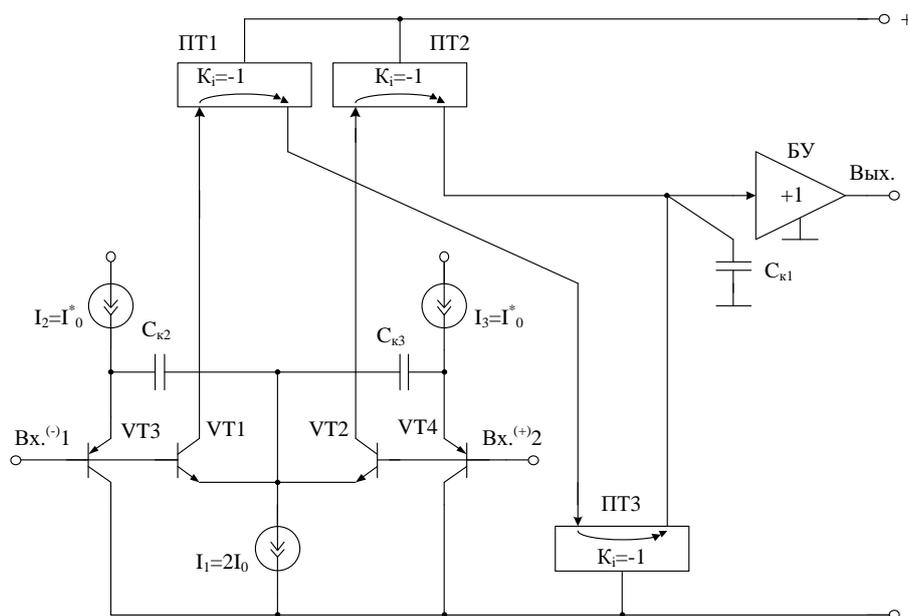


Рис. 1. Быстродействующий ОУ: вариант реализации архитектуры
на биполярных транзисторах

Практическая реализация архитектуры рис. 1 может быть осуществлена в
рамках различных технологий: tsmc (BiCMOS), SiGe (IHP, Германия), NHGRACE
SoI (кремний на изоляторе), HCMS8D, H10-CMOS090_LP (АО «Микрон», г.
Зеленоград), ЗКБТ (BiJFet-биполярно-полевой техпроцесс, АО «Интеграл», г.
Минск), комплементарный биполярный техпроцесс (АО «НПП Пульсар», г.
Москва) и др.

2. Текстовое описание схемы рис. 1

Схема ОУ рис.1 включает:

- входной dual-input-stage (VT1-VT4),
- промежуточный каскад на основе токовых зеркал ПТ1, ПТ2, ПТ3
- источники тока (I_1, I_2, I_3), устанавливающие статический режим,
- буферный усилитель (БУ),
- интегрирующую цепь коррекции $C_{к1}$,
- дифференцирующие цепи коррекции $C_{к2}, C_{к3}$.

Интегрирующая емкость коррекции $C_{к1}$ обеспечивает заданный запас устойчивости ОУ по фазе. Дифференцирующие конденсаторы $C_{к2}, C_{к3}$ повышают быстродействие ОУ в режиме большого сигнала при работе входных транзисторов в режиме микротоков и практически не влияет на малосигнальную частоту единичного усиления ОУ (f_1).

Статический режим КМОП ОУ рис. 1 устанавливается источниками тока I_1, I_2 и I_3 , которые могут изменяться в широких пределах (единицы микроампер – единицы миллиампер). Это существенно влияет на максимальную скорость нарастания выходного напряжения ОУ (SR), которая достигает наибольших значений в сильноточном режиме VT1-VT4. При миллиамперных токах (1-5 мА) VT1-VT4 эффективность применения цепей коррекции $C_{к2}, C_{к3}$ в КМОП ОУ уменьшается.

Разомкнутый коэффициент усиления по напряжению ОУ рис. 1 определяется эквивалентным сопротивлением в высокоимпедансном узле $\Sigma 1$ и существенно зависит от выходного сопротивления токовых зеркал ПТ1, ПТ2 и ПТ3. В качестве токовых зеркал ПТ1, ПТ2, ПТ3 могут применяться более 50 известных схемотехнических решений [1], что обеспечивает получение численных значений K_u в широком диапазоне (до 140 дБ). Рациональный выбор токовых зеркал – один из важных этапов проектирования и оптимизации схемы ОУ.

В качестве буферного усилителя (БУ) могут использоваться применяться более 30 вариантов классических схем, отличающихся друг от друга энергетическими и динамическими параметрами.

Таким образом, схема рис. 1 – это некоторая обобщенная схема ОУ, в рамках которой для основных технологических процессов (ВЛТ, КМОП) можно реализовать десятки частных вариантов ОУ, отличающихся друг от друга схемотехникой БУ, токовых зеркал ПТ1-ПТ3 [1], и, как следствие, динамическими параметрами.

В этой связи компьютерное моделирование обобщенной структурной схемы рис. 1 с идеальными токовыми зеркалами, БУ и источниками тока I_1, I_2 позволяет определить предельные параметры широкого класса практических вариантов построения ОУ с архитектурой рис. 1, к которым необходимо стремиться.

3. Компьютерное моделирование ОУ рис. 1

В частном случае схема ОУ рис. 1 исследовалась в среде LTSpice на моделях транзисторов АБМК 1.3.

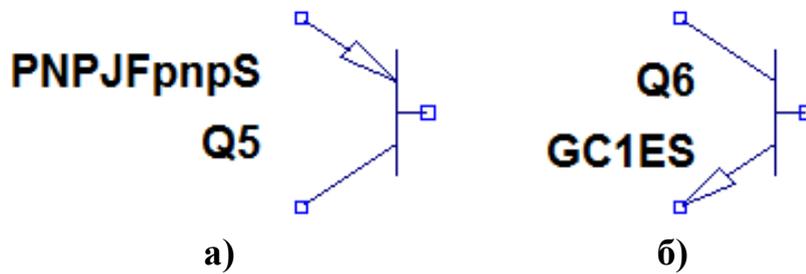


Рис. 2 Графическое изображение транзисторов АБМК 1.3 (а – р-п-р транзистор, б - n-р-п транзистор)

На рис. 3 показана схема ОУ в среде LTSpice.

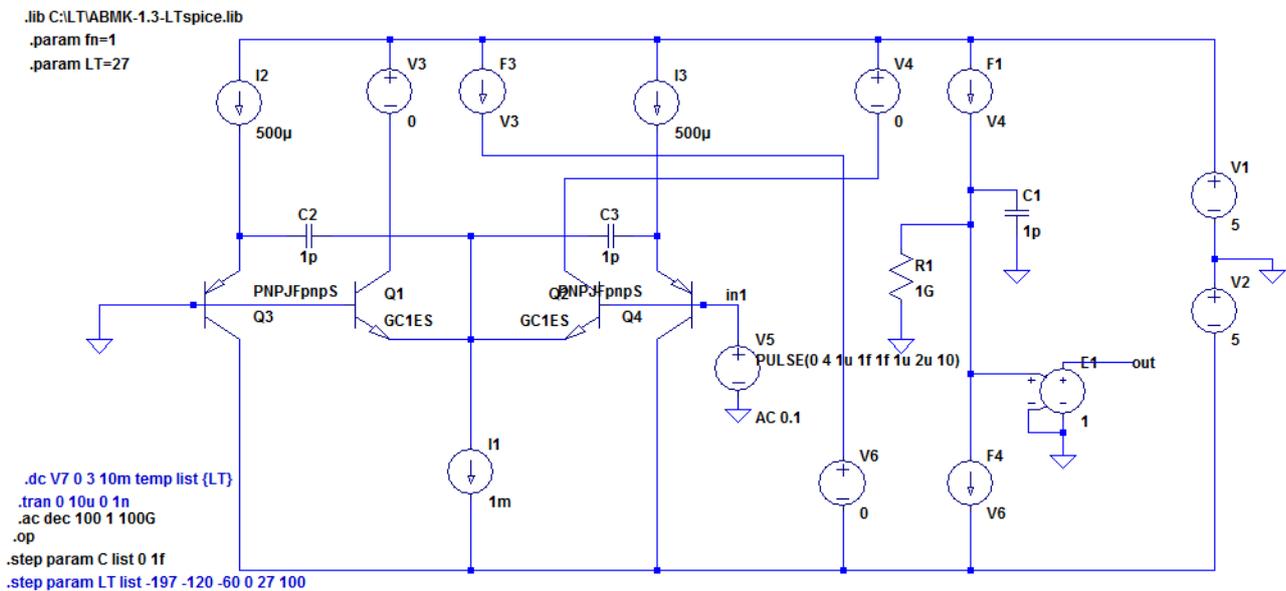


Рис. 3 ОУ рис. 1 в среде LTSpice на моделях транзисторов АБМК 1.3 [3]

4. Ожидаемые параметры и характеристики ОУ

Компьютерное моделирование влияния $C_{к2}, C_{к3}$ на переходные процессы в ОУ рис. 1 при работе его входного каскада (DIS) в микрорежиме ($C_{к1}=C1=500\text{фФ}$, $C2=C3=Cvar=0..50\text{пФ}$, $R1=1\text{ГОм}$, $I_1=100\text{мкА}$, $I_2=I_3=50\text{мкА}$) иллюстрируют графики рис. 4.

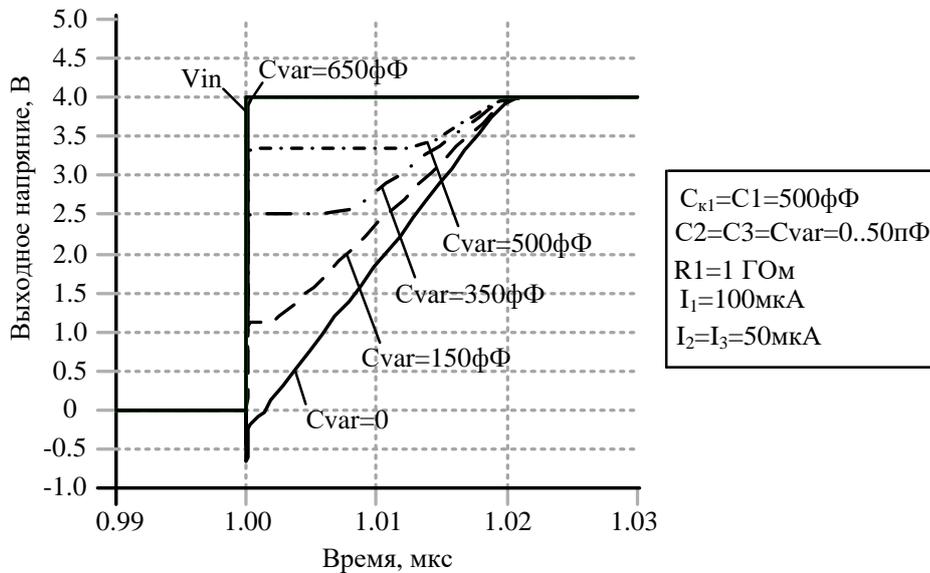


Рис. 4 Переходные процессы ОУ рис. 3: передний фронт

Зависимости максимальной скорости нарастания выходного напряжения (SR) от численных значений ёмкости $C2=C3=Cк2=Cк3=Cvar=0..50\text{пФ}$, при $Cк1=C1=500\text{фФ}$, $R1=1\text{ ГОм}$, $I1=100\text{мкА}$, $I2=I3=50\text{мкА}$, полученные из графиков рис. 4, представлены в табл. 1.

Табл. 1 Зависимость SR от ёмкостей $C2=C3=Cк2=Cк3=Cvar=0..50\text{пФ}$ при $Cк1=C1=500\text{фФ}$

Ёмкость коррекции $C2=C3=Cvar, \text{фФ}$	SR, В/мкс
0	226,66
150	195,4
350	221,93
500	213,7
650	28 333,33

Анализ табл. 1 и рис. 4 показывает, что $Cк2, Cк3$ могут существенно повысить быстродействие ОУ (1-125 раз). При этом переходный процесс (рис. 4) имеет два явно выраженных участка – «крутой» и «пологий». Если максимальную скорость нарастания ОУ рассчитывать по формуле, которая усредняет численные значения SR с двумя участками переходного процесса, то положительный эффект от применения $Cк2, Cк3$ может быть найден из уравнения $SR \approx 0,9U_{out}/t_{уст}$, где $t_{уст}$ – время установления переходного процесса на уровне $0,9U_{out}$, U_{out} – установившееся значение выходного напряжения.

Если SR рассчитывать как максимальную производную выходного напряжения ОУ (не обращая внимания на "пологий" участок переходного процесса), то численные значения SR с $Cк2, Cк3$ будут существенно выше.

Таким образом, компьютерное моделирование показывает, что при статических токах входных транзисторов ВJT ОУ рис.1 на уровне $50\div 100\text{ мкА}$

применение дифференцирующих цепей коррекции ($C_{к2}$, $C_{к3}$) обеспечивает увеличение SR в 1-125 раз.

Компьютерное моделирование схемы ОУ рис. 3 при $C_{к1}=C1=1\text{пФ}$, $C2=C3=0$, эквивалентном сопротивлении высокоимпедансного узла $R1=1\text{ ГОм}$ показывает, что предельный разомкнутый коэффициент усиления K_u равен 141 дБ, а верхняя граничная частота (по уровню -3дБ) – 156 Гц. В конкретных схемах данные параметры существенно зависят от свойств токовых зеркал ПТ1, ПТ2, ПТ3 [1].

5. Параметры оптимизации

Практический интерес представляет определение оптимальных значений $C_{к1}$, $C_{к2}$, $C_{к3}$ и статических токов входного каскада I_1 , $I_2=I_3$ при заданных ограничениях на максимальную скорость нарастания выходного напряжения ОУ, разомкнутый коэффициент усиления, запас устойчивости по фазе, энергопотребление, ослабление синфазных сигналов, геометрию транзисторов, схемотехнику токовых зеркал (более 50 модификаций) [1] и буферного усилителя (более 30 модификаций) и т.п.

6. Netlist в Spice (рис.3)

```
1: C:\LT11\p7535.asc
2: V1 N001 0 5
3: V2 0 N009 5
4: V5 in1 0 PULSE(0 4 1u 1f 1f 1u 2u 10) AC 0.1
5: V4 N001 N003 0
6: F1 N001 N004 V4 1
7: V3 N001 N008 0
8: F3 N001 N002 V3 1
9: C1 N004 0 1p
10:I1 N006 N009 1m
11:V6 N002 N009 0
12:F4 N004 N009 V6 1
13:Q1 N008 0 N006 0 GC1ES
14:Q2 N003 in1 N006 0 GC1ES
15:Q3 N009 0 N005 0 PNPJFpnpS
16:Q4 N009 in1 N007 0 PNPJFpnpS
17:I2 N001 N005 500μ
18:I3 N001 N007 500μ
19:C2 N006 N005 1p
20:C3 N007 N006 1p
21:E1 out 0 N004 0 1
22:R1 N004 0 1G
23:.model NPN NPN
```

```
24:.model PNP PNP
25:.lib C:\Users\Uset\Documents\LTspiceXVII\lib\cmp\standard.bjt
26:.lib C:\LT\ABMK-1.3-LTspice.lib
27:...param fn=1
28:...param LT=27
29:.op
30:.tran 0 10u 0 1n
31:.step param C list 0 1f
32:.ac dec 100 1 100G
33:.param I=1m
34:.step param LT list -197 -120 -60 0 27 100
35:.dc V7 0 3 10m temp list {LT}
36:.backanno
37:.end
```

Разработка выполнена в рамках гранта Российского научного фонда (проект № 16-19-00122).

Компьютерное моделирование осуществлялось на моделях транзисторов АБМК 1.3. Разработчик моделей транзисторов - д.т.н., Дворников Олег Владимирович, Email: oleg_dvornikov@tut.by

Список литературы:

1. Прокопенко Н.Н., Титов А.Е., Бутырлагин Н.В. Токовые зеркала для проектирования КМОП аналоговых микросхем: основные модификации (ТЗ №1-№ 36) [Электронный ресурс] // Институт проблем проектирования в микроэлектронике РАН: [сайт]. [2018]. URL: <http://www.ippm.ru/data/eljrnal/paper/J4.pdf> (дата обращения: 17.04.2018)
2. Прокопенко, Н.Н. Архитектура и схемотехника быстродействующих операционных усилителей: монография / Н.Н. Прокопенко, А.С. Будяков. – Шахты: Изд-во ЮРГУЭС, 2006. – 231 с. ISBN 5-93834-261-9
3. The Accounting of the Simultaneous Exposure of the Low Temperatures and the Penetrating Radiation at the Circuit Simulation of the BiJFET Analog Interfaces of the Sensors / O.V. Dvornikov, V.L. Dziatlau, N.N. Prokopenko, K.O. Petrosiants, N.V. Kozhukhov, V.A. Tchekhovski // 2017 International Siberian Conference on Control and Communications (SIBCON). DOI: 10.1109/SIBCON.2017.7998507.