

Федеральное государственное бюджетное учреждение науки  
Институт проблем проектирования в микроэлектронике  
Российской академии наук (ИППМ РАН)

Библиотека схемотехнических решений

Компьютерное моделирование сумматоров и перемножителей  
потенциальных сигналов на мультидифференциальных операционных  
усилителях

Прокопенко Н.Н., [prokopenko@sssu.ru](mailto:prokopenko@sssu.ru),  
Бутырлагин Н.В., [nbutyrlagin@mail.ru](mailto:nbutyrlagin@mail.ru),  
Пахомов И.В., [ilyavpakhomov@gmail.com](mailto:ilyavpakhomov@gmail.com)

Научно-исследовательская лаборатория проблем проектирования в  
экстремальной микроэлектронике ИППМ РАН и Донского государственного  
технического университета (г. Ростов-на-Дону)

1. Области применения и основные свойства сумматоров и перемножителей  
на мультидифференциальных операционных усилителях (МОУ)

Сумматоры и перемножители потенциальных сигналов предназначены для выполнения математических операций в аналоговых и аналого-цифровых устройствах систем связи, автоматики и приборостроения. Их реализация возможна на МОУ, которые позволяют, в отличие от классических ОУ, иначе решать проблемы преобразования сигналов [1-5]. На основе МОУ реализуются различные устройства частотной селекции [6-10].

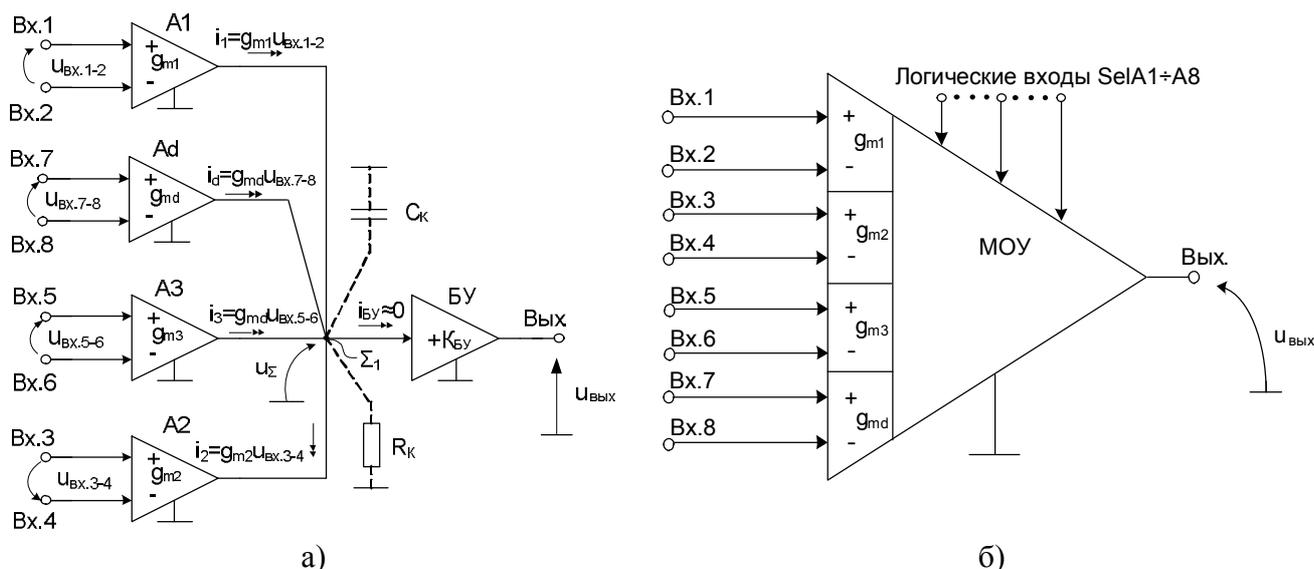


Рисунок 1 – Архитектура коммутируемого по входам МОУ на основе четырёх дифференциальных каскадов (а) и его условное обозначение (б).

Практическая реализация схемы рис. 1а может быть осуществлена в рамках различных технологических процессов: TSMC (BiCMOS), SiGe (IHP, Германия), NHGRACE SoI (кремний на изоляторе), H10-CMOS090\_LP (АО «Микрон», г. Зеленоград), 3КБТ (BiJFet-биполярно-полевой техпроцесс, АО «Интеграл», г. Минск), комплементарный биполярный техпроцесс (АО «НПП Пульсар», г. Москва) и др.

## 2. Текстовое описание функциональной схемы МОУ

МОУ рис. 1а включает:

- преобразователи «напряжение-ток» (A1, A2, A3, Ad) на основе классических дифференциальных каскадов (ДК) [1],
- эквивалентное сопротивление в высокоимпедансном узле  $\Sigma_1$  ( $R_k$ ),
- эквивалентная ёмкость в высокоимпедансном узле  $\Sigma_1$  ( $C_k$ ),
- буферный усилитель (БУ),
- цифровые входы (SelA1÷A8), обеспечивающие включение или выключение ДК.

К числу наиболее перспективных МОУ относятся схемы с одним высокоимпедансным узлом  $\Sigma_1$  (рис. 1а), в котором обеспечивается суммирование выходных токовых координат нескольких дифференциальных каскадов A1, A2, A3, Ad [1-5].

Основой топологии МОУ (рис. 1а) являются четыре идентичных преобразователя «напряжение-ток» A1, A2, A3, Ad с дифференциальными входами 1-2, 3-4, 5-6, 7-8.

Первый, третий и четвёртый преобразователи A1, A3 и Ad служат интерфейсами для входного сигнала, второй (A2) – для сигнала обратной связи. Возможен вариант подключения сигнала обратной связи к третьему преобразователю Ad или сразу к двум преобразователям (A2, Ad). При одинаковых параметрах крутизны передачи  $g_m = g_{m1} = g_{m2} = g_{m3} = g_{md}$  переменные выходные токи  $i_1, i_2, i_3, i_d$  преобразователей A1, A2, A3, Ad суммируются в высокоимпедансном узле  $\Sigma_1$ , к которому подключен вход буферного усилителя напряжения (БУ) с высоким входным сопротивлением ( $R_{ex, БУ} \rightarrow \infty$ ). Проводимости преобразования  $g_m$  имеют небольшую величину. Это крайне важное ограничение. Оно означает, что входы МОУ способны в линейном режиме воспринимать большие дифференциальные напряжения (например,  $u_{ex} < U_{zp} = 2 \div 3V$ ).

Таким образом, принципиальное отличие МОУ от классического ОУ [2] состоит в том, что диапазон линейной работы их входных каскадов A1, A2, A3, Ad, который характеризуется напряжением ограничения ( $U_{гр}$ ) [2], должен быть достаточно широким, например,  $U_{ex} \leq U_{zp} = 2 \div 3V$ .

Максимальные синфазные напряжения на входах универсального МОУ также должны быть большими. Таким образом, все восемь входных выводов МОУ (1, 2, 3, 4, 5, 6, 7, 8) могут находиться при существенно разных потенциалах.

Поэтому понятие «виртуального потенциального нуля», которое используется для обычных ОУ, для МОУ неприменимо.

На основании второго закона Кирхгофа можно найти, что выходное напряжение МОУ рис. 1.а:

$$u_{\text{ВЫХ}} = K_{\text{БУ}} R_K g_{m1} \left[ u_{\text{ВХ.1.2}} - \frac{g_{\text{md}}}{g_{m1}} u_{\text{ВХ.7.8}} - \frac{g_{m3}}{g_{m1}} u_{\text{ВХ.5.6}} - \frac{g_{m2}}{g_{m1}} u_{\text{ВХ.4.3}} \right] \quad (1)$$

где  $R_K$  – эквивалентное сопротивление в высокоимпедансном узле  $\Sigma_1$ ;  
 $K_{\text{БУ}}$  – коэффициент передачи по напряжению буферного усилителя (БУ);  
 $g_{m1}, g_{m2}, g_{m3}, g_{\text{md}}$  – проводимости передачи дифференциальных каскадов А1, А2, А3, Аd.

### 3. Сумматор семи сигналов без резисторов обратной связи

Алгебраическое сложение большого числа потенциальных сигналов на основе классических ОУ требует использования сравнительно большого числа прецизионных резисторов [11]. Для решения задач суммирования нескольких входных напряжений возможно использование МОУ с большим числом входных портов (рис. 2).

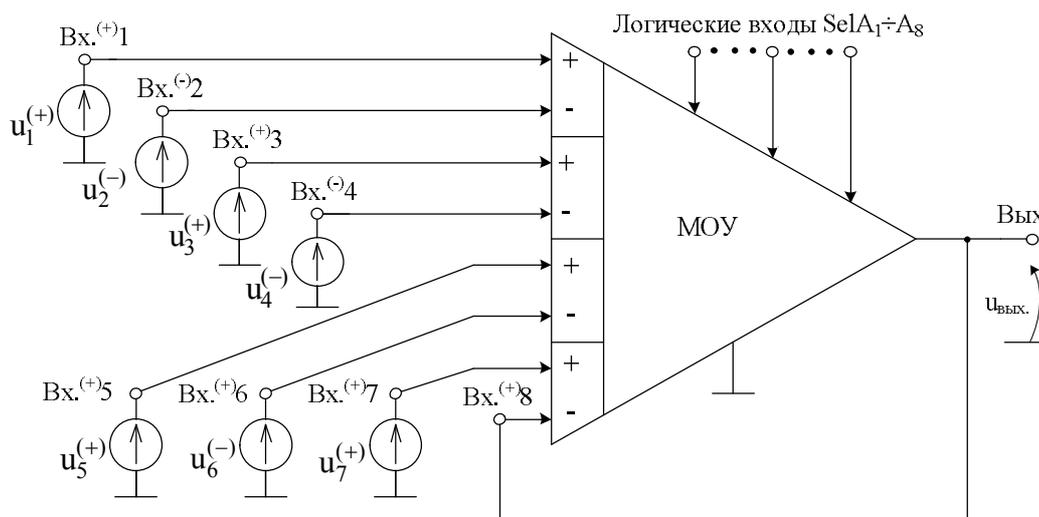


Рисунок 2. Сумматор семи потенциальных сигналов на МОУ с четырьмя входными портами

Так, выходное напряжение в схеме рис. 2 при достаточно большом петлевом усилении можно найти по формуле:

$$u_{\text{ВЫХ}} = u_1 - u_2 + u_3 - u_4 + u_5 - u_6 + u_7. \quad (2)$$

Сумматор рис. 2 может работать в двух основных режимах. Первый режим – режим мультиплексора, при котором внешнее цифровое управляющее устройство формирует цифровые сигналы  $SelA_1-A_8$ , при которых обеспечивается последовательное во времени включение только одного из  $N$  входных дифференциальных каскадов МОУ. При этом, выходное напряжение сумматора на момент включения  $i$ -го входного ДК, равно его входному дифференциальному напряжению.

Важно заметить, что в схеме рис. 2 происходит формирование выходного напряжения, пропорционального входному дифференциальному напряжению в течении всего отрезка времени, в пределах которого  $i$ -й входной дифференциальный каскад находится во включенном состоянии.

Второй режим работы сумматора рис. 2 – прецизионное алгебраическое суммирование избранных входных напряжений. Это обеспечивается включением (на заданный отрезок времени) избранного количества входных дифференциальных каскадов (входных портов МОУ) по цифровым входам SelA<sub>1</sub>-A<sub>8</sub>.

Так, например, если «включены» первый и третий входные дифференциальные каскады МОУ, то выходное напряжение сумматора (при петлевом усилении  $T \gg 1$ )

$$u_{\text{вых}} \approx u_1^{(+)} - u_1^{(-)} + u_3^{(+)} - u_3^{(-)}. \quad (3)$$

#### 4. Сумматор пяти сигналов с резисторами обратной связи

Соединение входных дифференциальных каскадов A1, Ad, A2 в соответствии с рис. 3 позволяет реализовать алгебраическое суммирующее устройство с высоким входным сопротивлением по каждому из пяти входов [12].

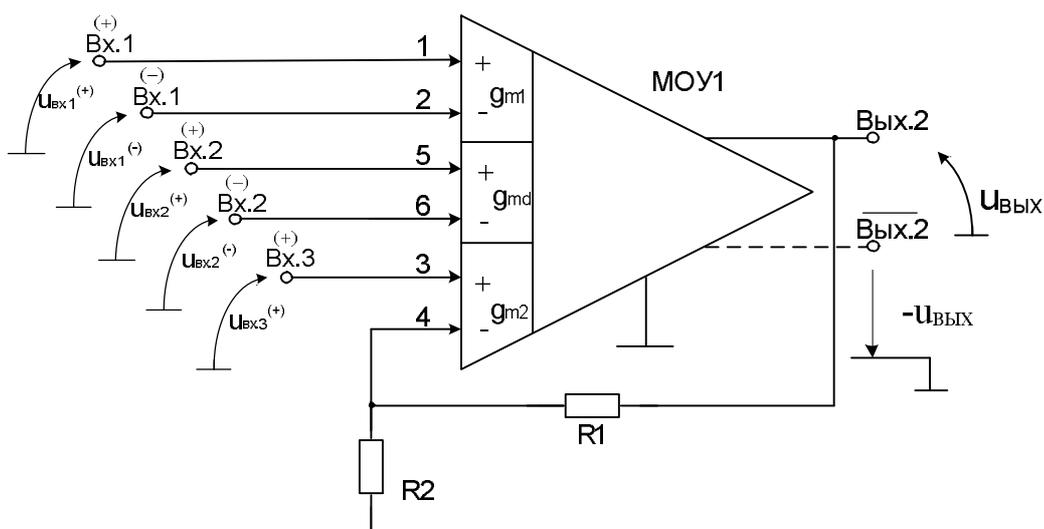


Рисунок 3. Сумматор пяти потенциальных сигналов на основе МОУ.

На основании второго закона Кирхгофа при  $R_k K_{\text{БУ}} \rightarrow \infty$  можно найти, что выходное напряжение сумматора определяется по формуле:

$$u_{\text{вых}} = \left[ \frac{g_{m1}}{g_{m2}} (u_{\text{вх.1}}^{(+)} - u_{\text{вх.1}}^{(-)}) + \frac{g_{m2}}{g_{m2}} (u_{\text{вх.2}}^{(+)} - u_{\text{вх.2}}^{(-)}) + u_{\text{вх.3}}^{(+)} \right] \beta_{\text{ос}}^{-1}, \quad (4)$$

где  $\beta_{\text{ос}} = (R_1 + R_2)/R_2$  - коэффициент передачи цепи обратной связи.

При 100% обратной связи ( $R_1=0$ ):

$$u_{\text{вых}} = u_{\text{вх.1}}^{(+)} - u_{\text{вх.1}}^{(-)} + u_{\text{вх.2}}^{(+)} - u_{\text{вх.2}}^{(-)} + u_{\text{вх.3}}^{(+)} \quad (5)$$

## 5. Перемножитель двух сигналов

Схема перемножителя двух потенциальных сигналов представлена на рисунке 4 [13].

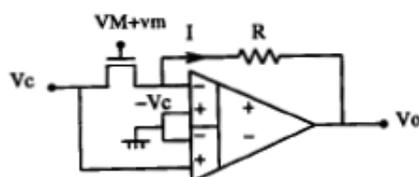


Рисунок 4 – Схема перемножителя напряжений на МОУ

## 6. Макромодель функциональной схемы МОУ

В частном случае схема МОУ рис. 1а исследовалась в САПР Orcad 9.2 (рис. 5а). На основе схемы рис. 5а с учётом [3,4] была создана макромодель МОУ (рис. 5б), которая будет использоваться в дальнейшем при моделировании различных схем его включения в САПР Orcad 9.2 [14,15].

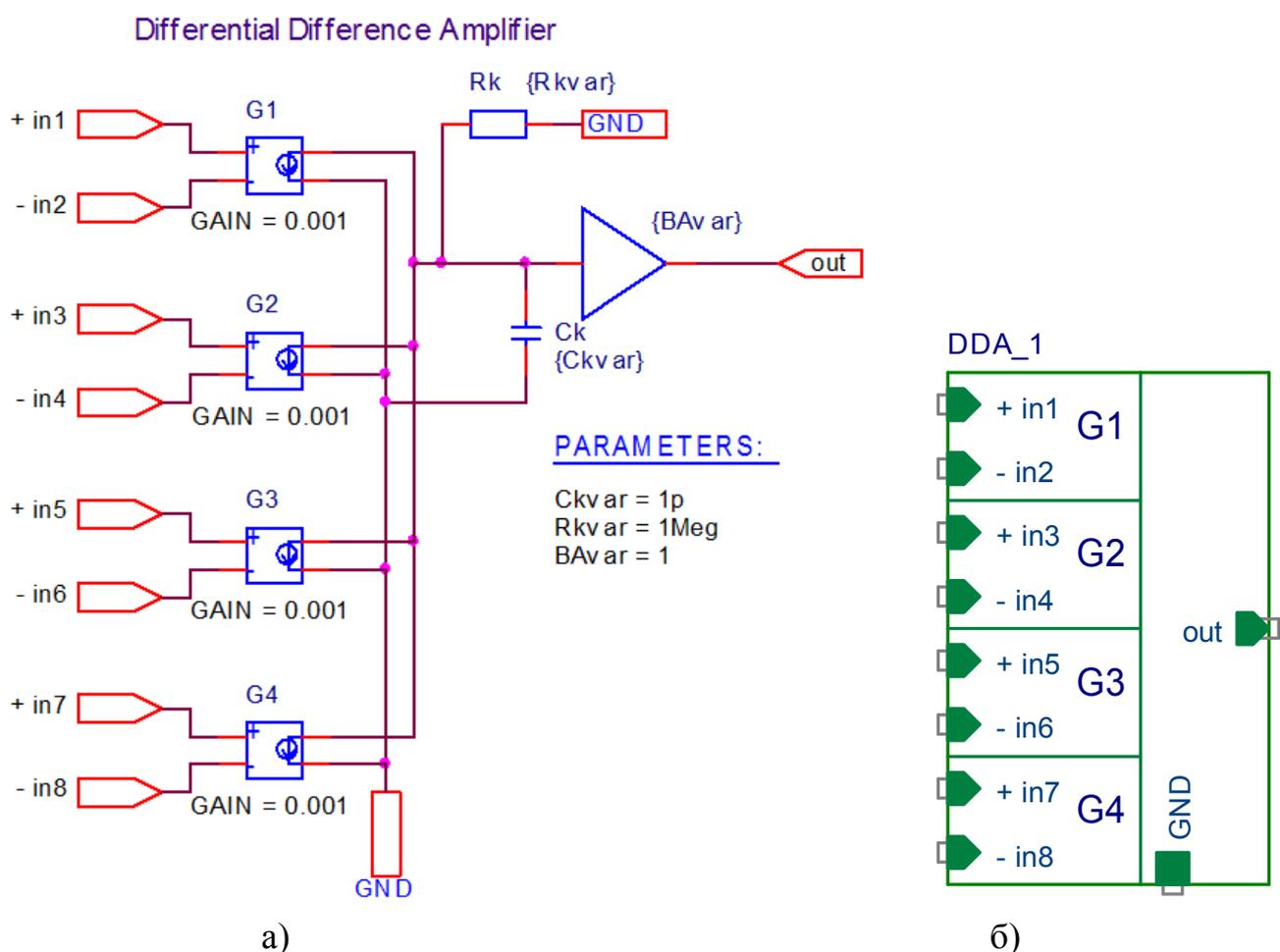


Рисунок 5 – Схема МОУ рис. 1а на идеальных элементах (а) и её макромодель (б)

## 6. Сумматор семи сигналов

На рис. 6 представлена схема сумматора семи потенциальных сигналов (рис.2).

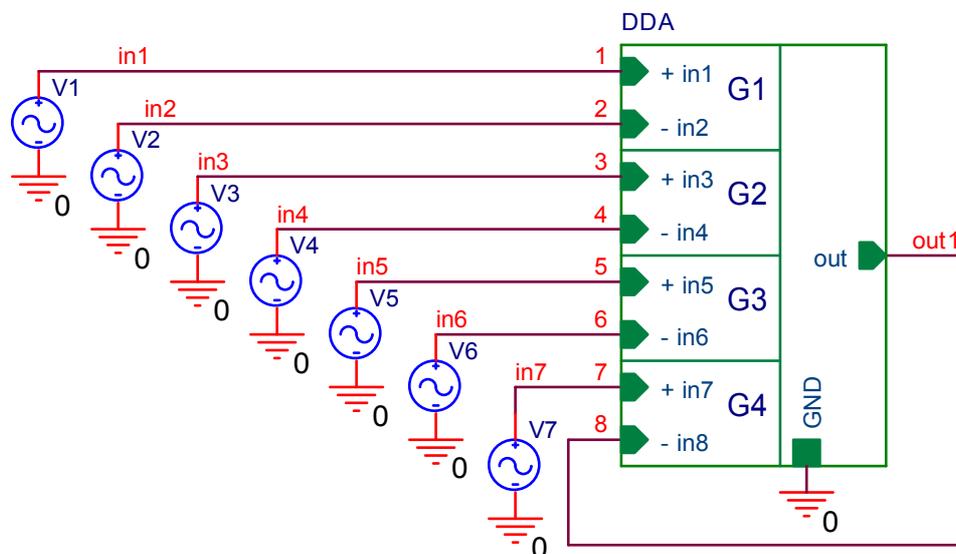


Рисунок 6 – Схема включения сумматора на основе МОУ рис.2

На рисунке 7 приведены результаты компьютерного моделирования схемы рис. 6 при подаче на входы набора разных сигналов. Выходное напряжение сумматора рис. 7 определяется в соответствии с уравнением (2).

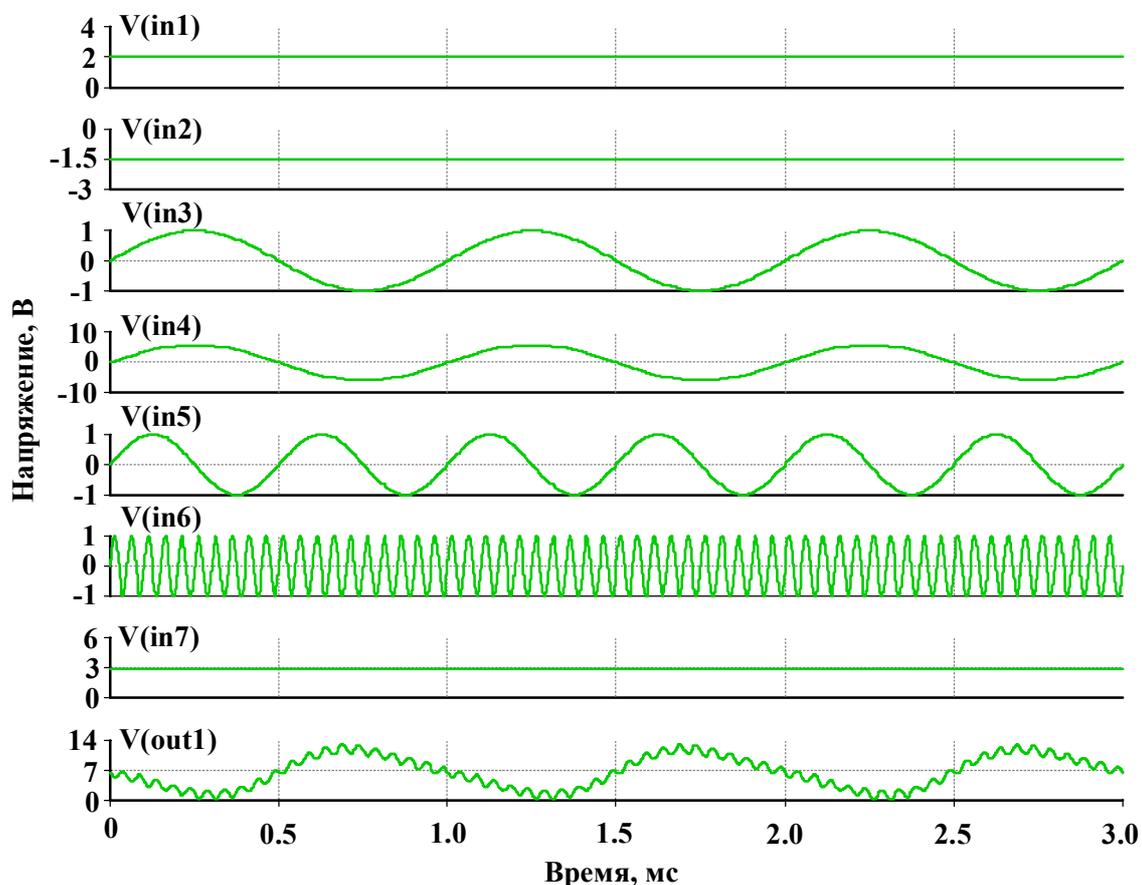


Рисунок 7 – Осциллограммы входных и выходных сигналов сумматора рис. 6

## Netlist в Spice для схемы рис.6

```
1: * source DDA
2: V_V3      3 0
3: +SIN 0 1 1k 0 0 0
4: V_V4      4 0
5: +SIN 0 6 1k 0 0 0
6: V_V2      2 0 -1.5
7: V_V5      5 0
8: +SIN 0 1 2k 0 0 0
9: G_DDA_G3   DDA_N06194 0 5 6 0.001
10: R_DDA_Rk   DDA_N06194 0 {Rkvar}
11: G_DDA_G2   DDA_N06194 0 3 4 0.001
12: C_DDA_Ck   0 DDA_N06194 {Ckvar}
13: G_DDA_G1   DDA_N06194 0 1 2 0.001
14: G_DDA_G4   DDA_N06194 0 7 8 0.001
15: E_DDA_GAIN4 8 0 VALUE {{BAvar} * V(DDA_N06194)}
16: V_V7      7 0 3
17: V_V1      1 0 2
18: V_V6      6 0
19: +SIN 0 1 20k 0 0 0
20: .PARAM BAvar=1 Rkvar=10Meg Ckvar=1p
```

## 7. Сумматор пяти сигналов

На рис. 8 представлена схема сумматора пяти потенциальных сигналов (рис.3). Макромодель МОУ для данной схемы была создана ранее в [16].

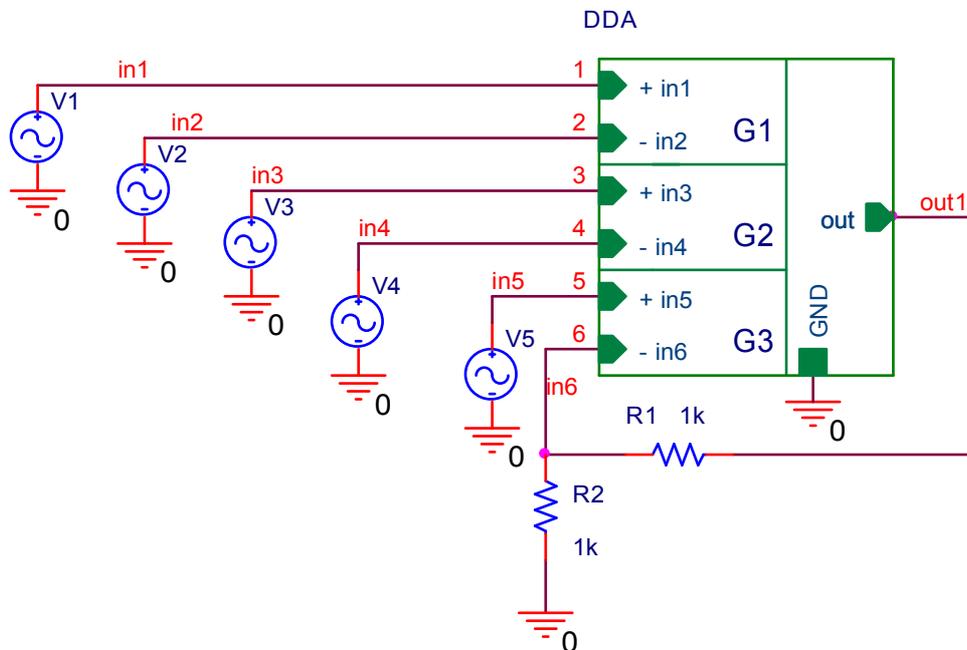


Рис. 8 Схема включения сумматора пяти сигналов рис. 3

На рисунке 9 приведены результаты компьютерного моделирования сумматора сигналов рис. 8, выходное напряжение которого определяется в соответствии с уравнением (4).

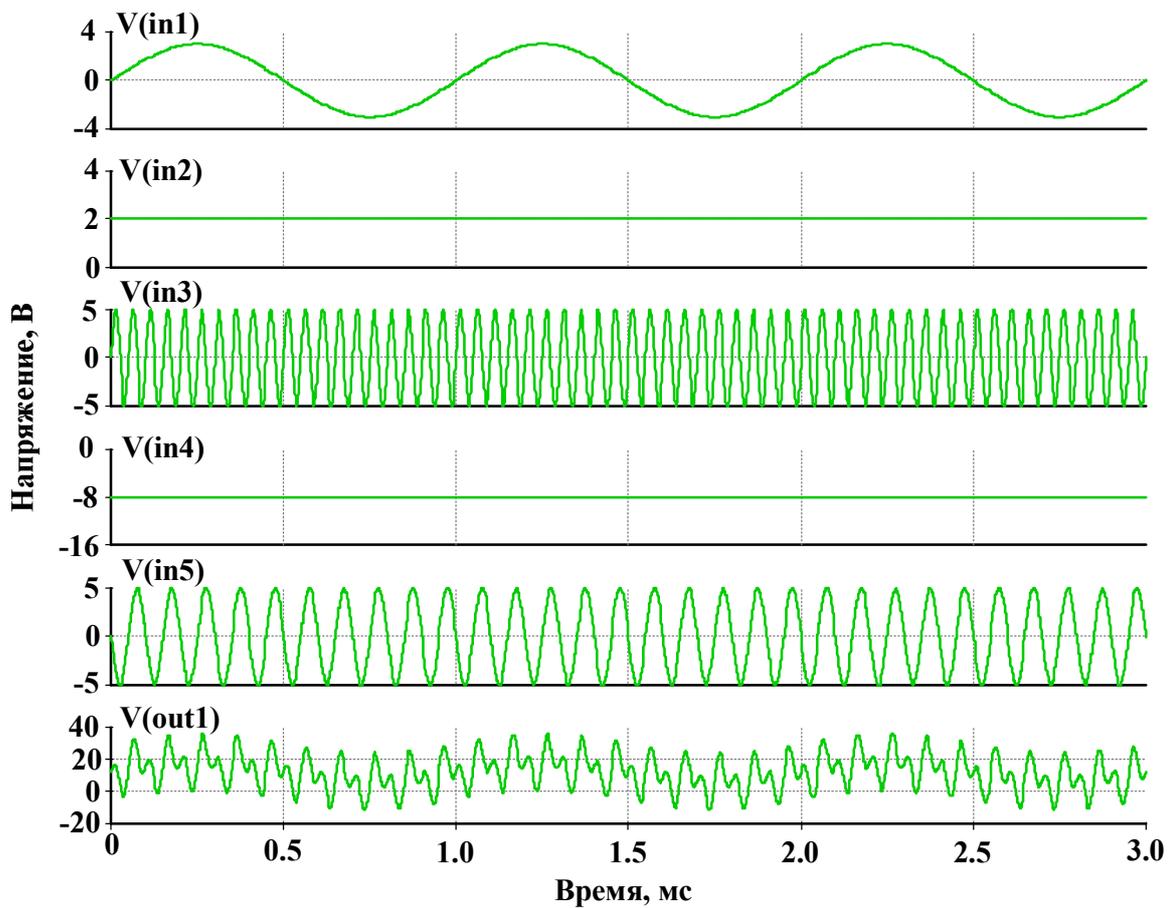


Рис. 9 Осциллограммы входных и выходных сигналов схемы сумматора рис. 8

### Netlist в Spice для схемы рис.8

```

1: * source DDA
2: V_V3      3 0
3: +SIN 0 5 20k 0 0 0
4: R_R2      0 6 1k
5: V_V1      1 0
6: +SIN 0 3 1k 0 0 0
7: R_R1      OUT1 6 1k
8: G_DDA_G3   DDA_N06194 0 5 6 0.001
9: R_DDA_Rk   DDA_N06194 0 {Rkvar}
10: G_DDA_G2   DDA_N06194 0 3 4 0.001
11: C_DDA_Ck   0 DDA_N06194 {Ckvar}
12: G_DDA_G1   DDA_N06194 0 1 2 0.001
13: E_DDA_GAIN4 OUT1 0 VALUE {{BAvar} * V(DDA_N06194)}
14: V_V4      4 0 -8
15: V_V2      2 0 2
16: V_V5      0 5
17: +SIN 0 5 10k 0 0 0
18: .PARAM BAvar=1 Rkvar=10Meg Ckvar=1p

```

### 8. Перемножитель двух сигналов

На рис. 10 представлена схема перемножителя двух потенциальных сигналов (рис.4). В данной схеме возможна подача дополнительных сигналов, так

как МОУ содержит 8 входов. На вход подаются два сигнала - прямоугольный импульс ( $V6=2В$ ,  $F(V6)=20кГц$ ) и синусоида ( $V4=1В$ ,  $F(V4)=1кГц$ ).

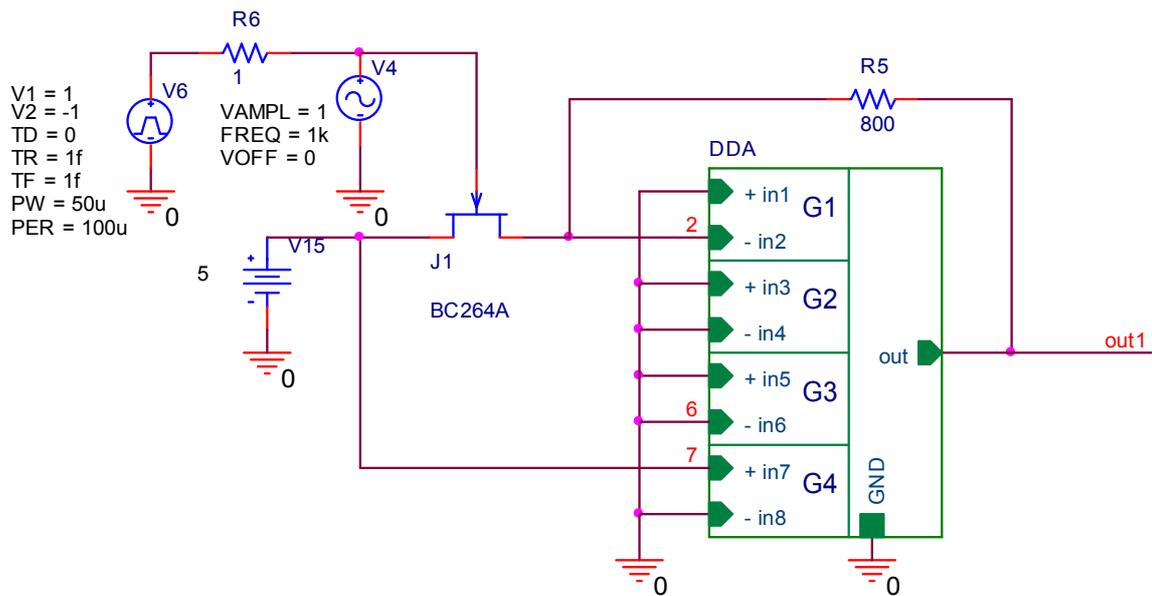


Рис. 10 Схема перемножителя на МОУ рис.4

На рисунке 11 приведены результаты компьютерного моделирования схемы перемножителя двух сигналов рис. 10.

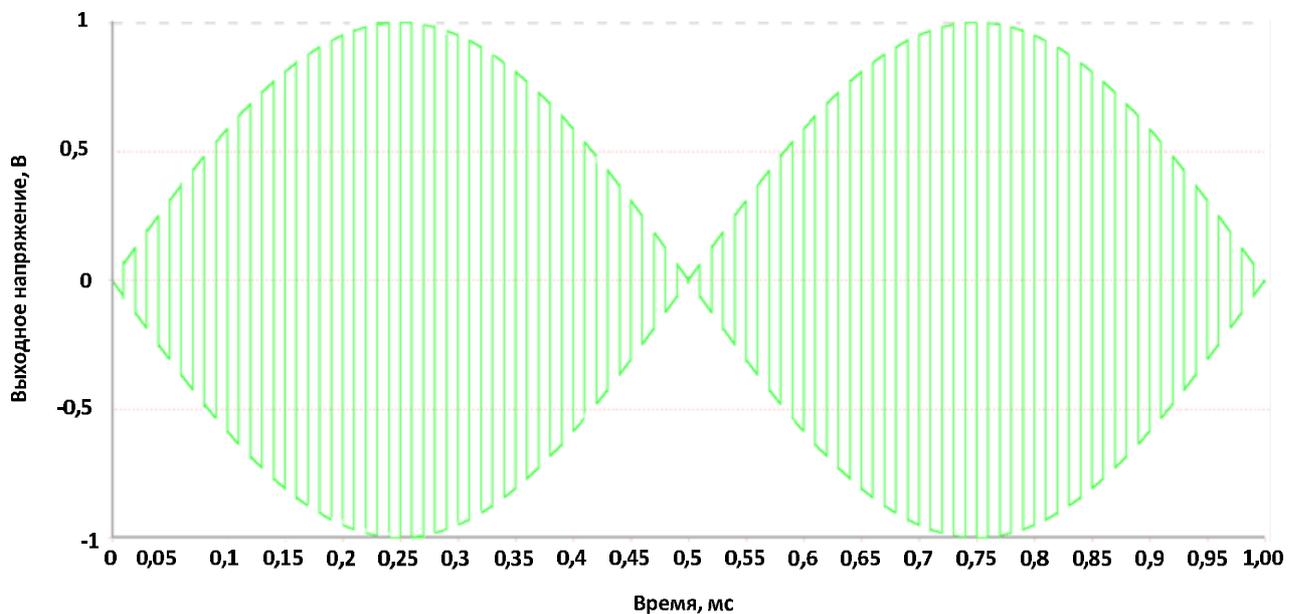


Рис. 11 Осциллограммы входных и выходных сигналов схемы перемножителя рис. 10

### Netlist в Spice для схемы рис.10

```

1: * source DDA
2: V_V15      7 0 5
3: V_V4       N70228 0
4: +SIN 0 1 1k 0 0 0
5: R_R6       N69753 N70228 1
    
```

```

6: J_J1      7 N70228 2 BC264A
7: R_R5      2 OUT1 800
8: G_DDA_G3   DDA_N06194 0 0 0 0.001
9: R_DDA_Rk   DDA_N06194 0 {Rkvar}
10: G_DDA_G2  DDA_N06194 0 0 0 0.001
11: C_DDA_Ck  0 DDA_N06194 {Ckvar}
12: G_DDA_G1  DDA_N06194 0 0 2 0.001
13: G_DDA_G4  DDA_N06194 0 7 0 0.001
14: E_DDA_GAIN4  OUT1 0 VALUE {{BAvar} * V(DDA_N06194)}
15: V_V6      N69753 0
16: +PULSE 1 -1 0 1f 1f 50u 100u
17: .PARAM BAvar=1 Rkvar=10Meg Ckvar=1p

```

## 9. Параметры оптимизации

Практический интерес при оптимизации представляет определение оптимальных значений  $g_{m1}$ ,  $g_{m2}$ ,  $g_{m3}$ ,  $g_{md}$ ,  $C_{к1}$ ,  $R_{к1}$  при заданных ограничениях на максимальную скорость нарастания выходного напряжения МОУ, разомкнутый коэффициент усиления, запас устойчивости по фазе, энергопотребление, ослабление синфазных сигналов, геометрию транзисторов, схемотехнику токовых зеркал (более 50 модификаций) [17] и буферного усилителя (более 30 модификаций) и т.п.

## 10. Выводы

МОУ с одним высокоимпедансным узлом характеризуют одно из современных направлений развития классических операционных усилителей и имеют ряд неоспоримых преимуществ [1] в задачах фильтрации аналоговых сигналов [6-11].

Рассмотрены обобщенные уравнения схем сумматоров и перемножителей сигналов на МОУ, учитывающие влияние параметров их входных каскадов, буферного усилителя, эквивалентного сопротивления в высокоимпедансных узлах и т.п. Они позволяют выполнять сравнительно простые аналитические расчеты как известных, так и новых схем включения МОУ.

Компьютерное моделирование подтверждает работоспособность сумматоров и перемножителей на МОУ. На их основе реализуются различные преобразователи сигналов с широким спектром коэффициентов передачи, что обеспечивается, например, изменением отношения проводимостей  $g_{m1}$ ,  $g_{m2}$ ,  $g_{m3}$ ,  $g_{md}$ .

Разработка выполнена в рамках гранта Российского научного фонда (проект № 18-79-10109)

## Список литературы:

1. N. N. Prokopenko, O. V. Dvornikov, N. V. Butyrlagin, A. V. Bugakova “The Main Connection Circuits of the Radiation-Hardened Differential Difference Amplifier Based on the Bipolar and Field Effect Technological Process,” 12th International Conference on Actual Problems of Electronic Instrument Engineering (APEIE-2014), October 2-4, 2014, Novosibirsk, Russia, Volume 1, pp. 29–34.
2. Анисимов В.И., Капитонов М.В., Прокопенко Н.Н., Соколов Ю.М. Операционные усилители с непосредственной связью каскадов. Л.: 1979. 148 с.
3. Прокопенко Н.Н., Бутырлагин Н.В. Компьютерное моделирование базовых схем включения мультидифференциального операционного усилителя [Электронный ресурс] // Институт проблем проектирования в микроэлектронике РАН: [сайт]. [2019]. URL: <http://www.ippm.ru/data/eljrnal/paper/J23.pdf> (дата обращения: 14.11.2019).
4. Пахомов Илья Викторович. Мультидифференциальные операционные усилители напряжений и токов с активной отрицательной обратной связью: диссертация ... кандидата Технические наук: 05.13.05 / Пахомов Илья Викторович; [Место защиты: ФГБОУ ВО «Южно-Российский государственный политехнический университет (НПИ) имени М.И. Платова»], 2018.
5. Дворников О.В., Прокопенко Н.Н., Бугакова А.В., Игнашин А.А. Инструментальные и мультидифференциальные усилители датчиковых систем на основе новой микросхемы базового структурного кристалла МН2ХА010 // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2016. № 3. С. 106-113.
6. M. Kumar, “Realization of some novel active circuits. Chapter 3. Fully differential difference amplifier (FDDA) based active filter, ” Dissertation of the Doctor of philosophy, Dept. of Electronics and Communication Engineering, Jaypee Institute of Information Technology, Noida, India, May, 2012, 170 p.
7. Ch.-H. Wu, H.-H. Hsieh, P.-Ch. Ku, and L.-H. Lu, “A Differential Sallen-Key Low-Pass Filter in Amorphous-Silicon Technology, ” J. Display Technology, Vol. 6, No. 6, June 2010, pp. 207-214. WOS:000277889200001
8. D. Yu. Denisenko, N. V. Butyrlagin, N. N. Prokopenko, “Second-order low-sensitivity active RC filter based on two differential difference amplifiers, ” RU Patent appl. 2019115651, May 22, 2019.
9. All-Pass Second-Order Active RC-Filter with Pole Q-Factor's Independent Adjustment on Differential Difference Amplifiers / D. Y. Denisenko, N. N. Prokopenko and N. V. Butyrlagin // Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTS-2019), September 13-16, 2019, Batumi, Georgia, p. 263-266. doi: 10.1109/EWDTS.2019.8884395
10. All-Pass RC-Filters Architecture with Independent Adjustment of the Main Parameters Based on Differential Difference Amplifiers / D. Denisenko, N. Prokopenko, N. Butyrlagin // Advances in Science, Technology and Engineering Systems Journal Vol. 4, No. 4, p. 65-72 (2019) [https://www.astesj.com/publications/ASTESJ\\_040409.pdf](https://www.astesj.com/publications/ASTESJ_040409.pdf) DOI: 10.25046/aj040409

11. Дворников О.В., Прокопенко Н.Н., Бугакова А.В., Игнашин А.А. Инструментальные и мультидифференциальные усилители датчиковых систем на основе новой микросхемы базового структурного кристалла МН2ХА010 // Проблемы разработки перспективных микро- и наноэлектронных систем (МЭС). 2016. № 3. С. 106-113.

12. N.N. Prokopenko, O.V. Dvornikov, N.V. Butyrlagin, I.V. Pakhomov. The Reconfigurable Radiation-Hardened Differential Difference Operational Amplifier and its Main Connection Circuits in Sensor Systems // IEEE East-West Design & Test Symposium (EWDTS'2015), 26 – 29 Sep. 2015. - Batumi, Georgia. Pp. 237-240 DOI: 10.1109/EWDTS.2015.7493108. WOS:000382527700008

13. Shu-Chuan Huang and M. Ismail, "CMOS multiplier design using the differential difference amplifier," *Proceedings of 36th Midwest Symposium on Circuits and Systems*, Detroit, MI, USA, 1993, pp. 1366-1368 vol.2, doi: 10.1109/MWSCAS.1993.343359.

14. Кошелев С.И. Автоматизация проектирования электронных устройств средствами САПР OrCAD [Электронный ресурс] // Информационно-библиотечный комплекс СПбПУ [сайт] [2018]. URL: <http://elibr.spbstu.ru/dl/2668.pdf/download/2668.pdf> (дата обращения: 17.10.2018).

15. Знакомство с пакетом OrCad 9.1 Урок 3. Проектирование иерархических блоков [Электронный ресурс] URL: [http://www.compitech.ru/html.cgi/arhiv/02\\_03/stat\\_126.htm](http://www.compitech.ru/html.cgi/arhiv/02_03/stat_126.htm) (дата обращения: 19.10.2018).

16. Прокопенко Н.Н., Бутырлагин Н.В., Титов А.Е. Компьютерное моделирование базовых схем включения реконфигурируемого мультидифференциального операционного усилителя [Электронный ресурс] // Институт проблем проектирования в микроэлектронике РАН: [сайт]. [2019]. URL: <http://www.ippm.ru/data/eljrnal/paper/J45.pdf> (дата обращения: 21.11.2019).

17. Прокопенко Н.Н., Титов А.Е., Бутырлагин Н.В. Токовые зеркала для проектирования КМОП аналоговых микросхем: основные модификации (ТЗ №1-№ 36) [Электронный ресурс] // Институт проблем проектирования в микроэлектронике РАН: [сайт]. [2018]. URL: <http://www.ippm.ru/data/eljrnal/paper/J4.pdf> (дата обращения: 17.04.2018).