

**Федеральное государственное бюджетное учреждение науки  
Институт проблем проектирования в микроэлектронике  
Российской академии наук (ИППМ РАН)**

**Библиотека схемотехнических решений**

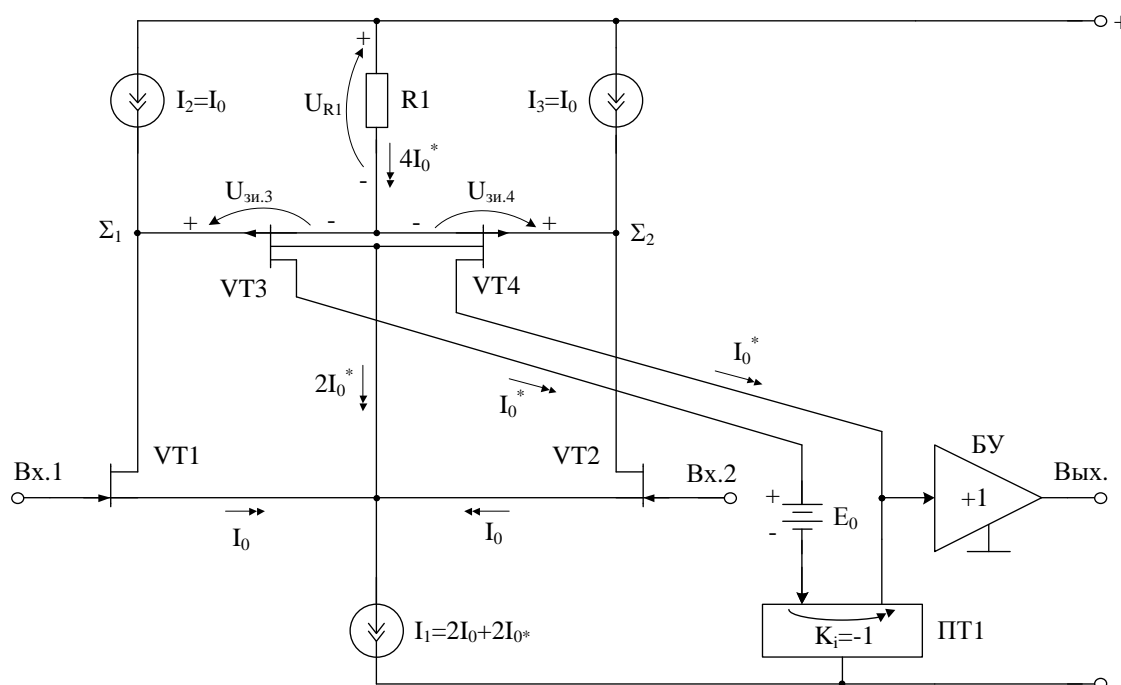
**Низкотемпературный радиационно-стойкий CJFet операционный усилитель  
(ОУ) для задач частотной селекции**

Д.В. Клейменкин, [k-dima-01@mail.ru](mailto:k-dima-01@mail.ru), А.Е. Титов, [alex.evgeny.titov@gmail.com](mailto:alex.evgeny.titov@gmail.com),  
Е.П. Никитина, [k.fialka151102@gmail.com](mailto:k.fialka151102@gmail.com)

**Научно-исследовательская лаборатория проблем проектирования в  
экстремальной микроэлектронике ИППМ РАН и Донского  
государственного технического университета (г. Ростов-на-Дону)**

**1. Области применения CJFet ОУ (рис. 1)**

Предназначен для аналоговых и аналого-цифровых интерфейсов датчиков систем связи, автоматики и приборостроения, работающих в тяжелых условиях эксплуатации.



**Рис. 1. Функциональная схема CJFet ОУ**

При этом высокая радиационная стойкость и широкий диапазон температур обеспечиваются за счет применения комплементарных полевых транзисторов с управляющим рп-переходом и оригинальной схемотехники ОУ.

Практическая реализация схемы ОУ рис. 1 может быть осуществлена в рамках CJFet техпроцесса АО «Интеграл» (г. Минск, Беларусь), а также BiCJFet АО «НПП Пульсар» (г. Москва, Россия).

## **2. Текстовое описание схемы рис. 1**

Схема ОУ рис.1 включает:

- Входной каскад (VT1, VT2,  $I_1$ ,  $I_2$ ,  $I_3$ )
- Промежуточный каскад (VT3, VT4, R1);
- ПТ1 – токовое зеркало;
- Выходной каскад – буферный усилитель (БУ).

Статический режим ОУ рис. 1 устанавливается источниками тока, а так же резистором R1. Источники тока  $I_1$  и  $I_2$  могут изменяться в широких пределах (единицы микроампер – единицы миллиампер).

Цепь смещения потенциалов  $E_0$  обеспечивает уменьшение напряжения смещения нуля ОУ за счет симметрирования статического режима по напряжению затвор–сток транзисторов VT3, VT4. Численное значение  $E_0$ , как правило, близко к напряжению питания. В качестве  $E_0$  могут применяться цепочки из р-п переходов, стабилитроны, а также специальные двухполюсники с низким дифференциальным сопротивлением. Во многих случаях применение  $E_0$  не обязательно.

В качестве буферного усилителя (БУ) могут применяться более 10 вариантов CJFet схем, отличающихся друг от друга энергетическими и динамическими параметрами.

Таким образом, схема рис. 1 – это некоторая обобщенная структура ОУ в рамках CJFet технологического процесса, на которой можно реализовать десятки частных вариантов ОУ, отличающихся друг от друга схемотехникой выходного каскада (БУ), статическим режимом VT1-VT4, и, как следствие, динамическими параметрами.

В этой связи компьютерное моделирование обобщенной структурной схемы ОУ рис. 1 с идеальными источниками тока  $I_1$ ,  $I_2$  позволяет определить предельные параметры широкого класса практических вариантов построения ОУ с архитектурой рис. 1, к которым необходимо стремиться.

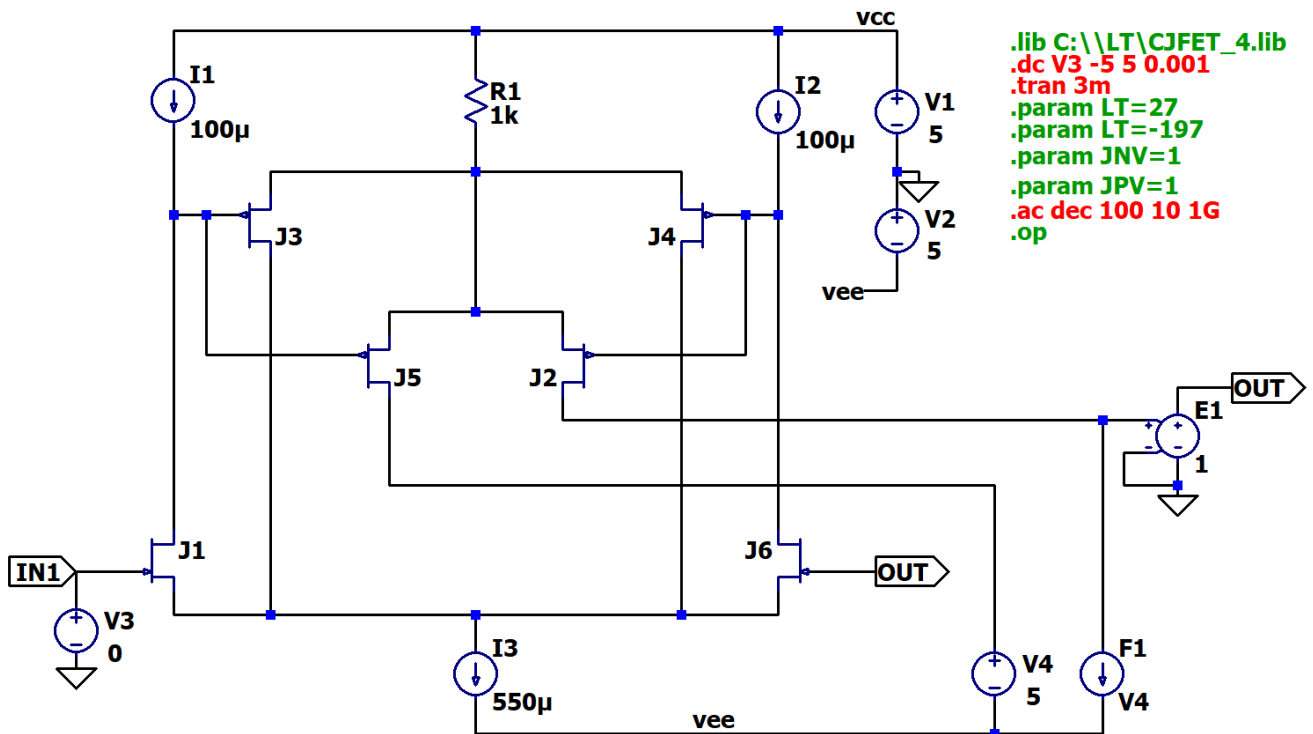
### 3. Компьютерное моделирование ОУ рис. 1

В частном случае схема ОУ рис. 1 исследовалась в среде LTSpice на моделях библиотеки CJFET\_4 (при АО «Интеграл», г. Минск, Беларусь).



**Рис. 2.** Графическое изображение моделей транзисторов CJFet с p-канальными (а) и n-канальными (б) транзисторами

На рис. 3 показана схема ОУ рис. 1 в среде моделирования LTSpice.



**Рис. 3.** Функциональная схема ОУ рис. 1 в среде LTSpice на моделях CJFet\_4

### 4. Проходная характеристика входного каскада ОУ

Рассматриваемый ОУ построен на основе дифференциального каскада (ДК) с парафазным токовым выходом и ООС по синфазному сигналу (рис. 3). В этой связи целесообразно исследование его проходной характеристики  $I_{\text{вых}}=f(V_{\text{вх}})$ .



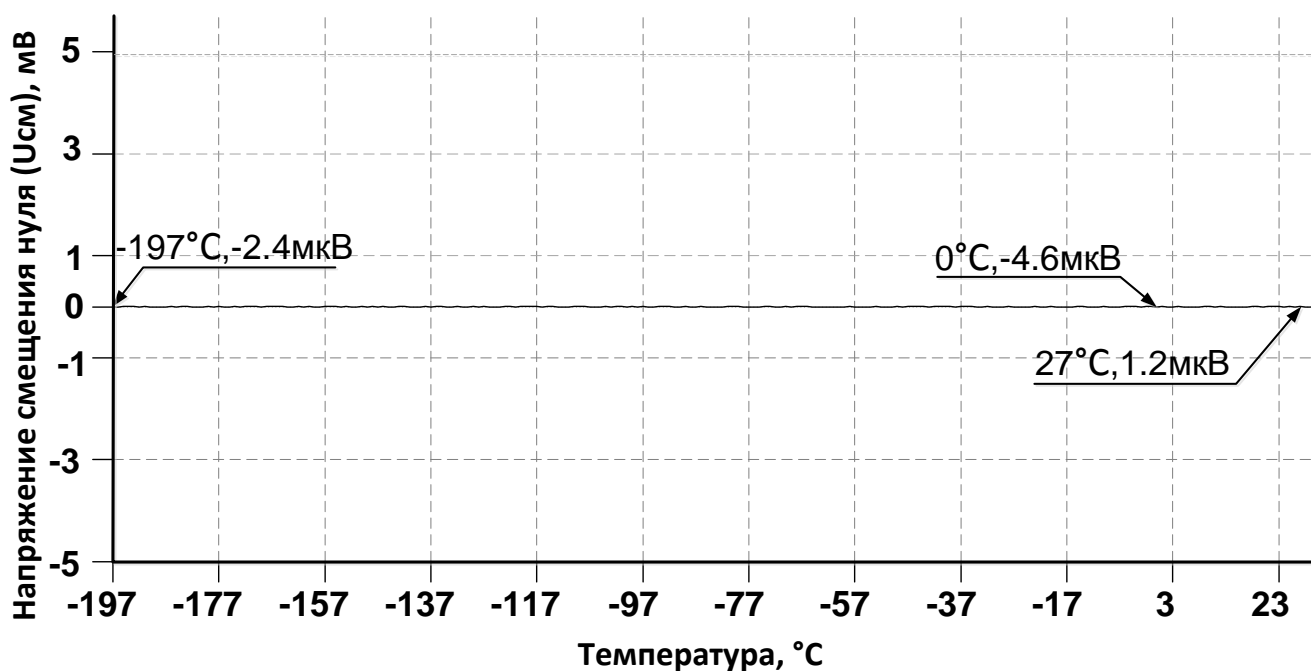
## NetList для ДК Рис. 4

```
* schem_001_П8841.asc
V1 vcc 0 5
V2 0 vee 5
I1 vcc N002 100μ
I2 vcc N003 100μ
I3 N006 vee 550μ
J1 N002 IN1 N006 JN260_2 {JNV}
J4 N006 N003 N001 JP50_2 {JPV}
R1 vcc N001 1k
J6 N003 OUT N006 JN260_2 {JNV}
J3 N006 N002 N001 JP50_2 {JPV}
J2 N004 N003 N001 JP50_2 {JPV}
J5 N005 N002 N001 JP50_2 {JPV}
E1 OUT 0 N004 0 1
V4 N005 vee 5
F1 N004 vee V4 1
V3 IN1 0 0
.model NJF NJF
.model PJF PJF
.lib C:\\LT\\CJFET_4.lib
.param LT=27
.param JNV=1
.param JPV=1
* .dc V3 -5 5 0.001
.op
* .tran 3m
* .ac dec 100 10 1G
.backanno
.end
```

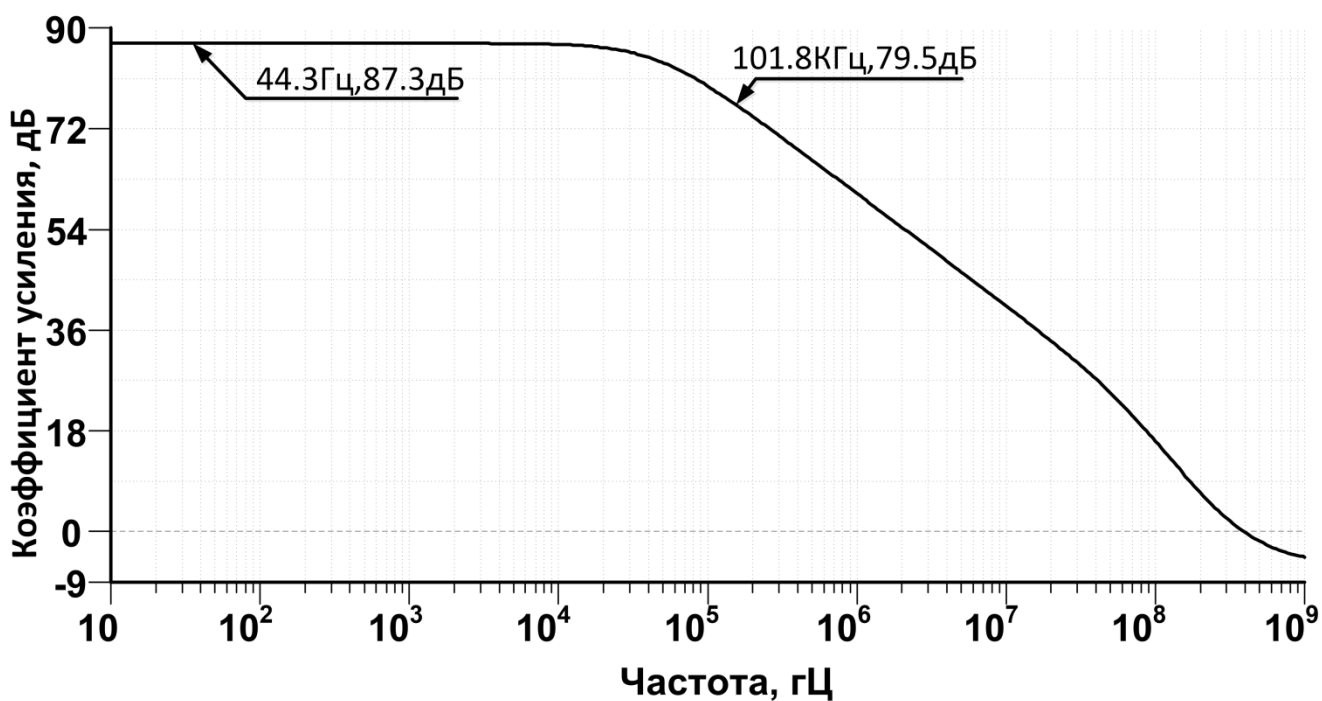
## 5. Ожидаемые параметры и характеристики CJFet ОУ

Особенностью ОУ рис. 1 является нетрадиционный метод введения отрицательной обратной связи по синфазному сигналу (ООС), позволяющий повысить дифференциальный коэффициент усиления разомкнутого ОУ. Элементы, образующие ООС и узел суммирования сигналов ООС здесь перенесены в общую истоковую цепь входного каскада.

Результаты компьютерного моделирования основных характеристик ОУ рис. 1 при температуре 27°С показаны на рис. 6, рис. 7.

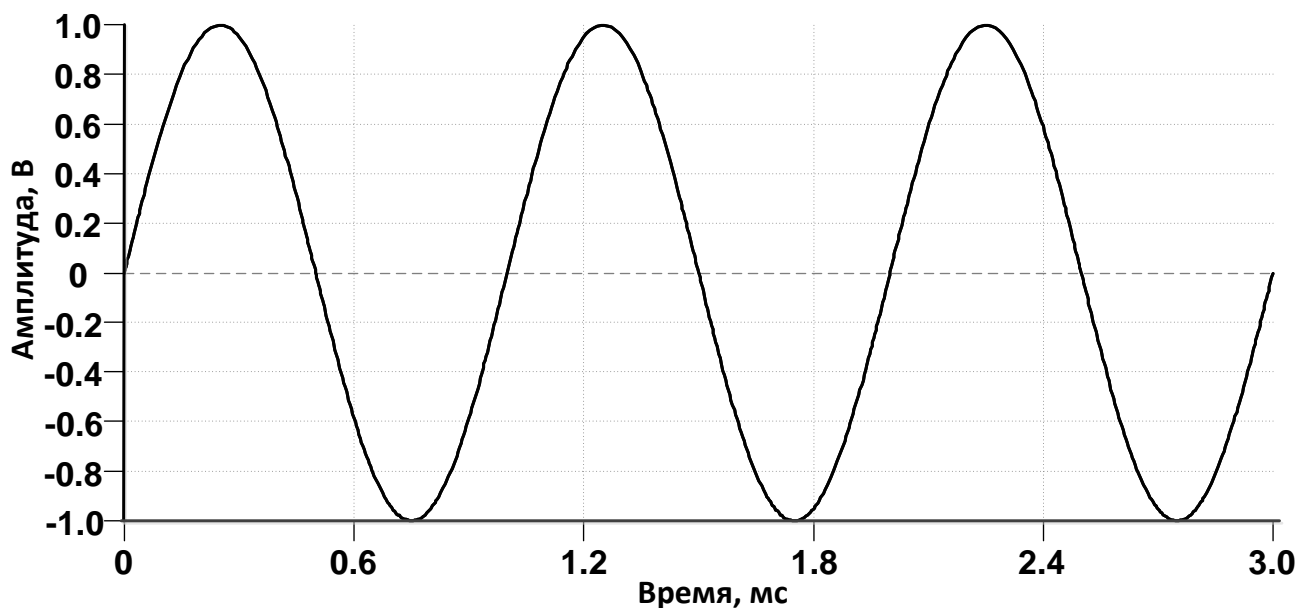


**Рис. 6.** Зависимость систематической составляющей напряжения смещения нуля ОУ рис. 1 в диапазоне температур  $-197^{\circ}\text{C} \div +30^{\circ}\text{C}$



**Рис. 7.** Амплитудно-частотные характеристика ОУ без ООС

Входной и выходной синусоидальные сигналы в ОУ рис. 1 со 100% отрицательной обратной связью приведены на рис. 8.



**Рис. 8.** Входной и выходной синусоидальные сигналы со 100% отрицательной обратной связью в ОУ рис. 1 при  $V_{\text{вх}}=1\text{В}$

## 6. Параметры оптимизации

Практический интерес представляет определение оптимальных значений сопротивления резистора  $R1$  и статических токов входного и промежуточного каскадов  $I_1=2I_0+2I_0^*$  и  $I_2=I_3$  при заданных ограничениях на максимальную скорость нарастания выходного напряжения ОУ, разомкнутый коэффициент усиления, запас устойчивости по фазе, энергопотребление, ослабление синфазных сигналов, схемотехнику токовых зеркал и буферного усилителя и т.п.

## 7. Netlist для ОУ Рис. 3

```
* schem_001_П8841.asc
V1 vcc 0 5
V2 0 vee 5
I1 vcc N002 100μ
I2 vcc N003 100μ
I3 N006 vee 550μ
J1 N002 IN1 N006 JN260_2 {JNV}
J4 N006 N003 N001 JP50_2 {JPV}
R1 vcc N001 1k
J6 N003 OUT N006 JN260_2 {JNV}
J3 N006 N002 N001 JP50_2 {JPV}
J2 N004 N003 N001 JP50_2 {JPV}
J5 N005 N002 N001 JP50_2 {JPV}
E1 OUT 0 N004 0 1
V4 N005 vee 5
F1 N004 vee V4 1
```

```
V3 IN1 0 0
.model NJF NJF
.model PJF PJF
.lib C:\\LT\\CJFET_4.lib
.param LT=27
.param JNV=1
.param JPV=1
.dc V3 -5 5 0.001
.op
.tran 3m
.ac dec 100 10 1G
.backanno
.end
```

Разработка выполнена в рамках гранта Российского научного фонда (проект 18-79-10109)

ОУ разработан на моделях CJFet\_4 Дворникова Олега Владимировича.

Контактная информация: ОАО “Минский научно-исследовательский приборостроительный институт”, Минск, Беларусь, О.В. Дворников, e-mail: [oleg\\_dvornikov@tut.by](mailto:oleg_dvornikov@tut.by)