

**Федеральное государственное бюджетное учреждение науки
Институт проблем проектирования в микроэлектронике
Российской академии наук (ИППМ РАН)**

Библиотека схемотехнических решений

**Модифицированный алгоритм создания файла для подсистемы
оптимизации аналоговых электронных схем в среде LTSpice**

**Ляшов М.В., maxl85@mail.ru, Прокопенко Н.Н., prokopenko@sssu.ru,
Игнашин А.А., igan_96@mail.ru, Жук А.А., alexey.zhuk96@mail.ru
Научно-исследовательская лаборатория проблем проектирования в
экстремальной микроэлектронике ИППМ РАН и Донского
государственного технического университета (г. Ростов-на-Дону)**

**Правила постановки задач для оптимизации аналоговых и аналого-
цифровых электронных схем**

Существенное улучшение выбранных в соответствии с техническим заданием приоритетных параметров конкретных аналоговых электронных схем может быть обеспечено за счет использования компьютерных систем параметрической оптимизации. Для задач проектирования низкотемпературных и радиационно-стойких аналоговых интегральных схем (АИС) разработана система параметрической оптимизации в среде LTSpice (Analog Devices, США) [1-4], в которую встроены соответствующие модели ВJT и CJFET транзисторов [5-6].

Процесс оптимизации предусматривает выполнение следующих последовательных шагов.

1 Подготовительный этап

1.1 Существует система оптимизации электронных схем, разработанная доцентом Ляшовым М.В. [7]

1.2 На первом этапе необходимо определить, какие компоненты конкретной схемы имеют постоянные параметры, указать эти параметры (например, $R_n = 10 \text{ кОм}$).

1.3 Необходимо определить, какие параметры компонентов могут меняться в процессе оптимизации и указать возможный (ориентировочный) диапазон их изменений (например, $R_1 = 1 \div 100 \text{ кОм}$).

1.4 Выполнить компьютерное моделирование конкретной неоптимизированной схемы в среде LTSpice, получить начальные значения её параметров (до оптимизации), построить основные характеристики в широком диапазоне температур и радиационных воздействий, сформировать нетлист.

2 Этапы оптимизации

2.1 Необходимо указать несколько ограничений на параметры оптимизируемой схемы (например, $I_{пот} < 100 \text{ мкА}$; напряжение смещения нуля $U_{см} < 100 \text{ мкВ}$ и др.). Этим ограничений может быть много, но нужно иметь ввиду, что при этом существенно возрастает время расчёта оптимальных параметров.

2.2 Задать список оптимизируемых параметров и указать (если это возможно) их приблизительные численные значения.

2.3 Определить, оптимизация какого параметра в приоритете (например, $U_{см} \rightarrow 0 \text{ В}$).

2.4 Привести и кратко описать схему измерения оптимизируемого параметра в конкретном устройстве.

2.5 Если необходимо оптимизировать схему по нескольким параметрам, то следует проследить, чтобы все их можно было измерить без изменений в схеме измерений.

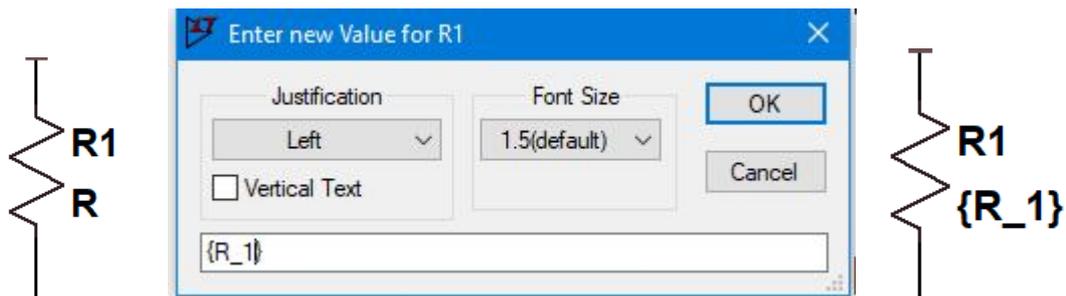
2.6 Указать режим исследования (статический режим, исследования в частотной области, исследования переходных процессов при импульсных воздействиях и т.д.). Проследить, чтобы все измеряемые параметры можно было проверить в рамках одного режима, т.е. либо статика, либо динамика.

2.7 Если необходимо промоделировать параметры схемы, не удовлетворяющие условиям 2.5 и 2.6, то следует сформулировать несколько задач – для каждого режима измерения и для каждой схемы включения. Возможна ситуация, при которой оптимальные для одного режима параметры, в другом режиме будут совершенно иными.

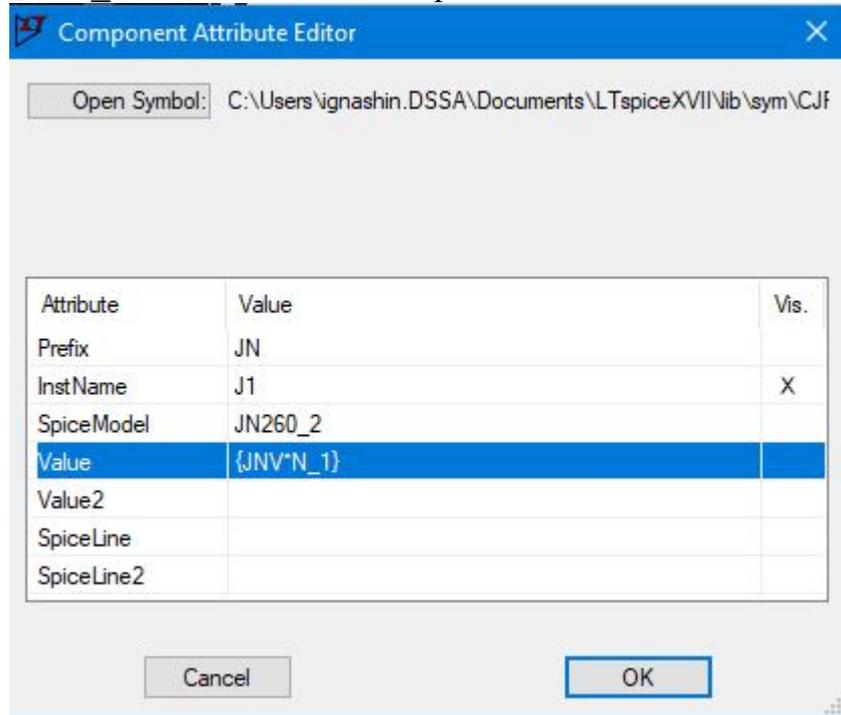
3 Алгоритм создания файла для подсистемы оптимизации аналоговых электронных схем в среде LTSpice

Для начала необходимо собрать схему в среде LTSpice, убедиться в ее работоспособности.

После этого, всем компонентам, параметры которых должны быть оптимизированы, присвоить значения переменных, на примере резистора, необходимо правой кнопкой мыши щелкнуть на R и ввести имя переменной в фигурных скобках {}



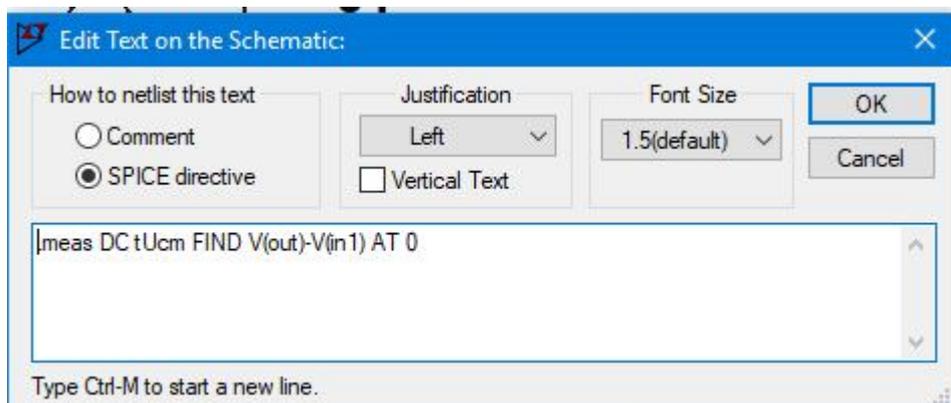
На примере полевого транзистора, необходимо щелкнуть по самому транзистору правой кнопкой мыши, с зажатой клавишей Ctrl и в поле Value ввести имя переменной, которая будет показывать количество параллельно подключенных транзисторов. В данном случае, переменная JNV отвечает за ширину канала, а N_1 – за количество параллельно подключенных транзисторов.



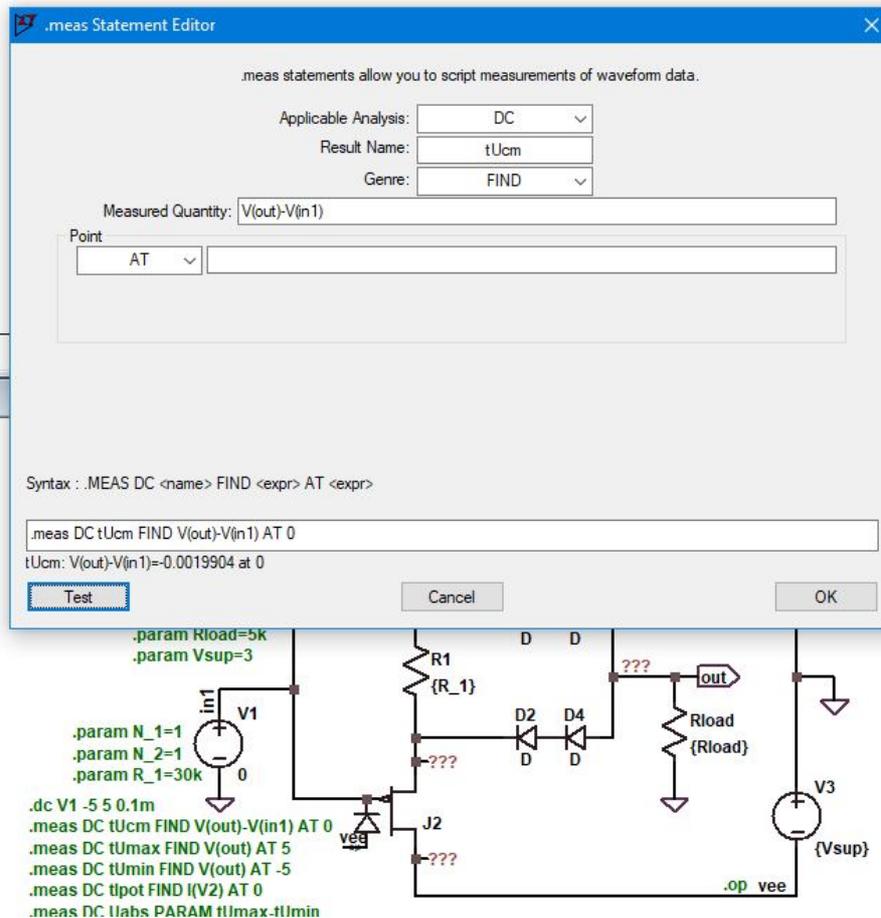
При необходимости провести эксперимент с последовательным подключением компонентов, необходимо разделить задачу на несколько. Например, одна задача заключается в оптимизации схемы, в которой стоит один диод, а другая в оптимизации схемы с двумя диодами.

Если необходимо оптимизировать схему для разных температур, то создаются 2 идентичных файла, в которых должен быть разным параметр температуры.

После проверки работоспособности схемы, необходимо добавить текстовую область, сделать ее активной, поставив галочку на SPICE Directive и написать в ней условие измерения (.meas)



После этого запустить моделирование и отредактировать .meas в зависимости от требований (лучше создать несколько вспомогательных измерений).



Целевые измерения необходимо представить в форме:

.meas режим_моделирования измерение PARAM вспомогательное_измерение
 Во вспомогательном измерении может находиться формула.

Результаты измерений можно посмотреть в log-файле (View -> SPICE Error Log).

После завершения всего этого необходимо взять netlist (View -> SPICE Netlist). Для рассматриваемого примера он будет выглядеть в таком виде:

```
* C:\Users\ignashin.DSSA\Downloads\Scheme_203\П8681.asc
V2 vcc 0 {Vsup}
V3 0 vee {Vsup}
R1 N001 N002 {R_1}
Rload out 0 {Rload}
V1 in1 0 0
J1 vcc in1 N001 JN260_2 {JNV*N_1}
J2 vee in1 N002 JP50_2 {JPV*N_2}
Dj1 in1 vcc DJN260_2 {JNV*N_1}
Dj2 vee in1 DJP50_2 {JPV*N_2}
D1 N001 P001 D
D2 P002 N002 D
```

```

D3 P001 out D
D4 out P002 D
.model D D
.lib
C:\Users\ignashin.DSSA\Documents\LTspiceXVII\lib\cmp\stand
ard.dio
.model NJF NJF
.model PJF PJF
.lib
C:\Users\ignashin.DSSA\Documents\LTspiceXVII\lib\cmp\stand
ard.jft
.op
.param N_1=1
.param N_2=1
.param R_1=30k
.lib C:\LT\CJFET_3.lib
.param LT=27
.temp= {LT}
.param weight=250
.param JNV={weight/260}
.param JPV={weight/50}
.param Rload=5k
.param Vsup=3
.dc V1 -5 5 0.1m
.meas DC tUcm FIND V(out)-V(in1) AT 0
.meas DC tUmax FIND V(out) AT 5
.meas DC tUmin FIND V(out) AT -5
.meas DC tIpot FIND I(V2) AT 0
.meas DC Uabs PARAM tUmax-tUmin
.meas DC Ipot PARAM tIpot
.meas DC Ucm PARAM tUcm
.backanno
.end

```

Далее следует создать пустой текстовый файл, добавить netlist туда, закоментировать или удалить все строки с присвоением значений параметров, которые необходимо оптимизировать. Для приведенного выше примера, должны быть удалены или закоментированы строки

```

.param N_1=1
.param N_2=1
.param R_1=30k

```

После этого можно представить его в более читаемом виде:

```

* PARAMETERS:
*.param R_1=1k-200k
*.param N_1=1-10

```

```

*.param N_2=1-10

.param Rload=5k
.param Vsup=3

V2 vcc 0 {Vsup}
V3 0 vee {Vsup}
R1 N001 N002 {R_1}
Rload out 0 {Rload}
V1 in1 0 0
J1 vcc in1 N001 JN260_2 {JNV*N_1}
J2 vee in1 N002 JP50_2 {JPV*N_2}
Dj1 in1 vcc DJN260_2 {JNV*N_1}
Dj2 vee in1 DJP50_2 {JPV*N_2}
D1 N001 P001 D
D2 P002 N002 D
D3 P001 out D
D4 out P002 D
.model D D
.lib
C:\Users\ignashin.DSSA\Documents\LTspiceXVII\lib\cmp\stand
ard.dio
.model NJF NJF
.model PJF PJF
.lib
C:\Users\ignashin.DSSA\Documents\LTspiceXVII\lib\cmp\stand
ard.jft
.op
.lib C:\LT\CJFET_3.lib
.param LT=27
.temp= {LT}
.param weight=250
.param JNV={weight/260}
.param JPV={weight/50}
.dc V1 list -5 0 5
*** measurements
.meas DC tUcm FIND V(out)-V(in1) AT 0
.meas DC tUmax FIND V(out) AT 5
.meas DC tUmin FIND V(out) AT -5
.meas DC tIpot FIND I(V2) AT 0
.meas DC Uabs PARAM tUmax-tUmin
.meas DC Ipot PARAM tIpot
.meas DC Ucm PARAM tUcm
.backanno
.end

```

Готовый файл сохранить с расширением .sig и подать на вход подсистемы оптимизации.

Исследование выполнено за счет гранта Российского научного фонда № 16-19-00122-П.

Список литературы

1. LTspice® XVII, 1998-2019 Analog Devices Corporation All rights reserved [Online]. - Available: <http://LTspice.linear.com>. - Accessed on: May 13, 2019.
2. LTspice Tutorials,
http://www.simonbramble.co.uk/lt_spice/ltspice_lt_spice.htm Accessed on: May 13, 2019
3. More LTspice, Lab 2 [Online]. Available:
http://faculty.engineering.asu.edu/eee202lab/wp-content/uploads/2017/01/2_More_LTspice.pdf Accessed on: May 13, 2019
4. An Introduction to LTSpice [Online]. Available:
<https://forum.digikey.com/t/an-introduction-to-ltspice/2023> Accessed on: May 13, 2019
5. The Accounting of the Simultaneous Exposure of the Low Temperatures and the Penetrating Radiation at the Circuit Simulation of the BiJFET Analog Interfaces of the Sensors / O.V. Dvornikov, V.L. Dziatlau, N.N. Prokopenko, K.O. Petrosiants, N.V. Kozhukhov, V.A. Tchekhovski // 2017 International Siberian Conference on Control and Communications (SIBCON), Astana, 29-30.06.17
DOI: [10.1109/SIBCON.2017.7998507](https://doi.org/10.1109/SIBCON.2017.7998507) WOS:000426785900084 (Scopus, WoS)
6. Extension of Standard SPICE SiGe HBT Models in the Cryogenic Temperature Range / Petrosyants K.O., Dvornikov O.V., Prokopenko N.N., Kozhukhov M.V. // Proceedings of 23rd International Workshop on Thermal Investigations of ICs and Systems (THERMINIC'2017), 27-29.09.17, Amsterdam, The Netherlands. Pp. 1-5. **DOI:** [10.1109/THERMINIC.2017.8233824](https://doi.org/10.1109/THERMINIC.2017.8233824)
7. Parametric Optimization Subsystem in LTspice Environment of Analog Microcircuits for Operation at Low Temperatures / M.V. Liashov, N. N. Prokopenko, A.A. Ignashin, O.V. Dvornikov, A.A. Zhuk // 17th IEEE East-West Design & Test Symposium (EWDTS-2019), September 13-16, 2019, Batumi, Georgia