Федеральное государственное бюджетное учреждение науки Институт проблем проектирования в микроэлектронике Российской академии наук (ИППМ РАН)

Библиотека схемотехнических решений

КМОП мультидифференциальный операционный усилитель с повышенным быстродействием: модификация МОУ – 3

Бутырлагин Н.В., <u>nbutyrlagin@mail.ru</u>, Жебрун Е.А., <u>jackjk@mail.ru</u>, Свизев Г.А., <u>grits1989@mail.ru</u>, Овсепян Е.В., <u>ovsepyan.elenka@bk.ru</u> Научно-исследовательская лаборатория проблем проектирования в экстремальной микроэлектронике ИППМ РАН и Донского государственного технического университета (г. Ростов-на-Дону)

1. Области применения

Предназначен для работы в быстродействующих аналоговых и аналогоцифровых устройствах систем связи, автоматики и приборостроения, в том числе в структуре систем на кристалле.



Рис. 1. Быстродействующий КМОП МОУ

Практическая реализация схемы рис. 1 может быть осуществлена в рамках различных технологий: tsmc (BiCMOS), SiGe (IHP, Германия), HHGRACE SoI (кремний на изоляторе), H10-CMOS090_LP (AO «Микрон», г. Зеленоград) и др.

2. Текстовое описание схемы рис. 1

Схема МОУ рис.1 включает:

- первый входной каскад подкласса dual-input-stage (VT1-VT4),
- второй входной каскад подкласса dual-input-stage (VT5-VT8),
- промежуточный каскад на основе токовых зеркал ПТ1, ПТ2,
- буферный усилитель (БУ),
- интегрирующую цепь коррекции Ск1,
- дифференцирующие цепи коррекции Ск2, Ск3.

Интегрирующая емкость коррекции $C_{\kappa 1}$ обеспечивает заданный запас устойчивости МОУ по фазе. Дифференцирующие конденсаторы $C_{\kappa 2}$, $C_{\kappa 3}$ повышают быстродействие МОУ в режиме большого сигнала при работе входных транзисторов в режиме микротоков и практически не влияют на малосигнальную частоту единичного усиления МОУ (f_1).

Статический режим МОУ рис. 1 устанавливается источниками тока I_1 - I_4 , которые могут изменяться в широких пределах (единицы микроампер – единицы милиампер). Это существенно влияет на максимальную скорость нарастания выходного напряжения ОУ (SR), которая достигает наибольших значений в сильноточном режиме VT1-VT8. При миллиамперных токах (1-5 мA) VT1-VT8 эффективность применения цепей коррекции $C_{\kappa 2}$ и $C_{\kappa 3}$ уменьшается [1].

Разомкнутый коэффициент усиления по напряжению МОУ рис. 1 определяется эквивалентным сопротивлением в высокоимпедансном узле Σ1 и существенно зависит от выходного сопротивления токовых зеркал ПТ1 и ПТ2. В качестве токовых зеркал ПТ1, ПТ2 могут применяться более 50 известных схемотехнических решений [2], что обеспечивает получение численных значений Ку в широком диапазоне (от 10 дБ до 120 дБ). Рациональный выбор токовых зеркал – один из важных этапов проектирования и оптимизации схемы МОУ.

В качестве буферного усилителя (БУ) могут применяться более 30 вариантов схем, отличающихся друг от друга энергетическими и динамическими параметрами.

Таким образом, схема рис. 1 – это некоторая обобщенная схема МОУ, в рамках которой для основных технологических процессов можно реализовать десятки частных вариантов МОУ, отличающихся друг от друга схемотехникой БУ, ПТ1-ПТ2, и, как следствие, динамическими параметрами.

В этой связи компьютерное моделирование обобщенной структурной схемы рис. 1 с идеальными токовыми зеркалами, БУ и источниками тока I_1 - I_4 позволяет определить предельные параметры широкого класса практических вариантов построения МОУ с архитектурой рис. 1, к которым необходимо стремиться.

3. Компьютерное моделирование МОУ рис. 1

В частном случае схема МОУ рис. 1 исследовалась в среде Orcad 9.2 на моделях транзисторов tsmc_035_t65.



Рис. 2 Графическое изображение транзисторов tsmc_035_t65 с р- и п-каналами

На рис. 3 показана схема МОУ рис. 1 в среде Orcad.





4. Ожидаемые параметры и характеристики МОУ

На рисунке 4 представлены результаты компьютерного моделирования схемы рис. 3 – АЧХ коэффициента усиления разомкнутого МОУ при различных значениях тока источников $I_1=I_2=I_3=I_4=I_{VAR}=600$ мкА÷2мА, $C_{\kappa 1}=C_1=1$ пФ, $R_1=1$ ГОм, $C_{\kappa 2}=C_2=C_{\kappa 3}=C_3=0$.



Рис. 4 АЧХ коэффициента усиления схемы разомкнутого МОУ рис. 3 при различных значениях тока источников $I_1=I_2=I_3=I_4=I_{VAR}=600$ мк $A\div 2$ мA, $C_{\kappa 1}=C_1=1$ п Φ

Компьютерное моделирование влияния токов I₁, I₂, I₃, I₄ на переходные процессы в КМОП МОУ рис. 3 при различных режимах работы ($C_{\kappa l}=C_l=1\pi\Phi$, $C_{\kappa 2}=C_2=C_{\kappa 3}=C_3=C_{VAR}=0$, R₁=1 ГОм) иллюстрируют графики рис. 4 (а, б).





Рис. 5 Осциллограммы входного и выходного напряжения МОУ при токах $I_1=I_2=I_3=I_4=I_{VAR}=600$ мкА $\div 2$ мА, $C_{\kappa 1}=C_1=1$ пФ, $C_{VAR}=0$ в исходном (а) и в увеличенном (б) масштабах

Компьютерное моделирование влияния $C_{\kappa 2}$, $C_{\kappa 3}$ на переходные процессы в КМОП МОУ рис. 3 при работе его входного каскада (DIS) в микрорежиме $(I_1=I_2=I_3=I_4=I_{VAR}=600 \text{ мкA}, C_{\kappa 1}=C_1=1 \text{ пФ}, R_1=1 \text{ ГОм})$ иллюстрируют графики рис. 6.



Рис. 6 Переходные процессы КМОП МОУ рис. 3: передний фронт

Зависимости максимальной скорости нарастания выходного напряжения ОУ рис. 3 (SR) при токах $I_1=I_2=I_3=I_4=I_{VAR}=600$ мкА при $C_{\kappa 1}=C_1=1$ пФ и разных

значениях $C_{\kappa 2}=C_2$ и $C_{\kappa 3}=C_{\kappa 3}$, полученные из графиков рис. 6, представлены в табл.1.

Табл. 1 Зависимость SR при токах $I_1=I_2=I_3=I_4=I_{VAR}=600$ мкА для разных $C_{\kappa 2}=C_2=C_{\kappa 3}=C_3=C_{VAR}=0\div100$ пФ

Ёмкость конденсатора	SR, B/мкс
$C_{\kappa 2} = C_2 = C_{\kappa 3} = C_3 = C_{VAR} (\pi \Phi)$	
0	59,7
1	46,5
3	54,42
10	190,47
100	266,66

При этом использовалась следующая формула для расчёта максимальной скорости нарастания выходного напряжения МОУ:

$$SR = \frac{\theta, 9 \cdot U_{\text{BMX}, \text{max}} - \theta, l \cdot U_{\text{BMX}, \text{max}}}{\mathfrak{t}_{0} - \mathfrak{t}_{1}} = \frac{\theta, 9 \cdot U_{\text{BMX}, \text{max}} - \theta, l \cdot U_{\text{BMX}, \text{max}}}{\Delta \mathfrak{t}_{\text{vcr}}}, \qquad (1)$$

где t_0 (t_1) – время, соответствующее амплитуде выходного сигнала $\theta_0 \cdot U_{\text{вых.max}}$ $(\theta_0 \cdot U_{\text{вых.max}}); \Delta t_{\text{vct.}} = t_0 - t_1.$

Моделирование показало, что быстродействие рассматриваемого МОУ при отсутствии дифференцирующей цепи коррекции ($C_{\kappa 2}=C_{\kappa 3}=0$) пропорционально статическим токам $I_1=I_2=I_3=I_4$. В то же время в микрорежиме VT1-VT8 скорость нарастания при $C_{\kappa 2}=C_{\kappa 3}=0$ существенно уменьшается. Главная причина этого эффекта – уменьшение на один-два порядка напряжения ограничения (U_{zp}) драйвера емкости коррекции, включающего VT1-VT8, ПТ1-ПТ2, которая оказывает доминирующее влияние на SR, т.к. SR $\approx 2\pi f_1 U_{rp}$, где f_1 – малосигнальная частота единичного усиления скорректированного МОУ, U_{zp} – напряжение ограничения проходной характеристики драйвера емкости коррекции $C_{\kappa 1}$ (ДСк).

Анализ табл. 1 и рис. 6 показывает, что $C_{\kappa 2}$ и $C_{\kappa 3}$ могут повысить быстродействие МОУ до 5 раз. При этом переходный процесс (рис. 6) имеет два явно выраженных участка – «крутой» и «пологий».

Если SR рассчитывать как максимальную производную выходного напряжения МОУ (не обращая внимания на "пологий" участок переходного процесса), то численные значения SR с С_{к2} и С_{к3} будут существенно выше.

Таким образом, компьютерное моделирование показывает, что при статических токах входных транзисторов КМОП МОУ рис.1 на уровне 600 мкА применение дифференцирующей цепи коррекции ($C_{\kappa 2}$ и $C_{\kappa 3}$) обеспечивает увеличение SR в 5 раз до уровня 266 В/мкс. При этом, дифференцирующие цепи $C_{\kappa 2}$ и $C_{\kappa 3}$ оказываются неэффективными в сильноточных режимах входного каскада (DIS) (рис.7), т.к. в этом случае диапазон активной работы DIS составляет

единицы вольт. Этого достаточно для получения высоких значений SR и без применения $C_{\kappa 2}$ и $C_{\kappa 3}$.



Рис. 7 Осциллограммы входного и выходного напряжения КМОП МОУ рис. 3 в увеличенном масштабе при $I_1=I_2=I_3=I_4=I_{VAR}=1$ мА, $C_{\kappa 2}=C_2=C_{\kappa 3}=C_3=C_{VAR}=0\div100$ пФ

Компьютерное моделирование схемы ОУ рис. 3 при $C_{\kappa 1}=C_1=1$ пФ, эквивалентном сопротивлении высокоимпедансного узла $R_i=1$ ГОм, $I_1=I_2=I_3=I_4=1$ мА показывает, что предельный разомкнутый коэффициент усиления МОУ (Ку) равен 129дБ, а верхняя граничная частота (по уровню -3дБ) – 158Гц. В конкретных схемах данные параметры существенно зависят от свойств токовых зеркал ПТ1, ПТ2 [2].

5. Параметры оптимизации

Практический интерес представляет определение оптимальных значений $C_{\kappa 1}$, $C_{\kappa 2}$, $C_{\kappa 3}$ и статических токов входных каскадов $I_1=I_2=I_3=I_4$ при заданных ограничениях на максимальную скорость нарастания выходного напряжения МОУ, разомкнутый коэффициент усиления, запас устойчивости по фазе, энергопотребление, ослабление синфазных сигналов, геометрию транзисторов, схемотехнику токовых зеркал (более 50 модификаций) и буферного усилителя (более 30 модификаций) и т.п.

```
1: source OP AMP
         N13158 N01271 DC {Ivar}
2: I I2
3: M M17
            N01271 OUT N65000 N65000 CMOSP
4: + L=0.35u
5: + W = 10u
6: + M = 1
7: X F1 N04513 N01644 N04513 N02052 SCHEMATIC1 F1
8: M M1 N04513 0 N13158 N13158 CMOSN
9: + L=0.35u
10: + W = 10u
11: + M=1
12: I I4
          N65086 N01271 DC {Ivar}
13: M M4
            N13698 IN2 N00905 N00905 CMOSP
14: + L=0.35u
15: + W = 10u
16: + M=1
17: V V3
         IN2 0 DC 0 AC 1u
18: +PULSE 0 1 1u 1f 1f 1u 2u
19: M M15 N04513 OUT N65086 N65086 CMOSN
20: + L=0.35u
21: + W = 10u
22: + M=1
23: M M2
            N01644 IN2 N13158 N13158 CMOSN
24: + L=0.35u
25: + W = 10u
26: + M=1
27: V_V1 N04513 0 5
28: C C2
          N00905 N13158 {Cvar}
29: X F2 N13698 N01271 N02052 N01271 SCHEMATIC1 F2
30: V_V2
           0 N01271 5
31: C C3
           N65000 N65086 {Cvar}
               OUT 0 VALUE {1 * V(N02052)}
32: E GAIN1
33: I I3 N04513 N65000 DC {Ivar}
34: M M18 N13698 0 N65000 N65000 CMOSP
35: + L=0.35u
36: + W = 10u
37: + M=1
38: C C1
         0 N02052 1p
          N04513 N00905 DC {Ivar}
39: I I1
             N01644 0 N65086 N65086 CMOSN
40: M M16
41: + L=0.35u
42: + W = 10u
43: + M=1
44: R R1 0 N02052 1G
45: M M3
           N01271 0 N00905 N00905 CMOSP
```

46: + L=0.35u 47: + W = 10u48: + M=149: .PARAM Cvar=1f Ivar=600u 50: .subckt SCHEMATIC1 F1 1 2 3 4 51: F F1 3 4 VF F1 1 52: VF F1 120V 53: .ends SCHEMATIC1 F1 54: .subckt SCHEMATIC1 F2 1 2 3 4 55: F F2 3 4 VF F2 1 56: VF F2 120V 57: .ends SCHEMATIC1 F2

Разработка выполнена в рамках гранта Российского научного фонда (проект № 18-79-10109)

Список литературы:

1. Прокопенко, Н.Н. Архитектура и схемотехника быстродействующих операционных усилителей: монография / Н.Н. Прокопенко, А.С. Будяков. – Шахты: Изд-во ЮРГУЭС, 2006. – 231 с. ISBN 5-93834-261-9

2. Прокопенко Н.Н., Титов А.Е., Бутырлагин Н.В. Токовые зеркала для проектирования КМОП аналоговых микросхем: основные модификации (ТЗ №1-№ 36) [Электронный ресурс] // Институт проблем проектирования в микроэлектронике РАН: [сайт]. [2018]. URL: http://www.ippm.ru/data/eljrnal/paper/J4.pdf (дата обращения: 17.04.2018)

3. Design features of high-speed CMOS differential difference operational amplifiers at low static current consumption / Nikolay V. Butyrlagin, Nikolay N. Prokopenko, Eugene M. Savchenko, Alexey S. Budyakov // 26th Telecommunications Forum TELFOR 2018 (TELFOR), 20-21 November, 2018, pp. 1-4.