# Федеральное государственное бюджетное учреждение науки Институт проблем проектирования в микроэлектронике Российской академии наук (ИППМ РАН)

# Библиотека схемотехнических решений

Быстродействующие дифференциальные и мультидифференциальные операционные усилители с дифференцирующей цепью коррекции: модификация ОУ- SR №6

Прокопенко H.H., <u>prokopenko@sssu.ru</u>, Бугакова А.В., <u>annabugakova.1992@mail.ru</u>, Бутырлагин H.B., <u>nbutyrlagin@mail.ru</u>

Научно-исследовательская лаборатория проблем проектирования в экстремальной микроэлектронике ИППМ РАН и Донского государственного технического университета (г. Ростов-на-Дону)

# 1. Области применения ОУ- SR №6

Операционные усилители предназначены для работы в аналоговых и аналого-цифровых устройствах систем связи, автоматики и приборостроения, в том числе в структуре «система на кристалле» (СнК). Схема КМОП варианта ОУ приведена на рис. 1.

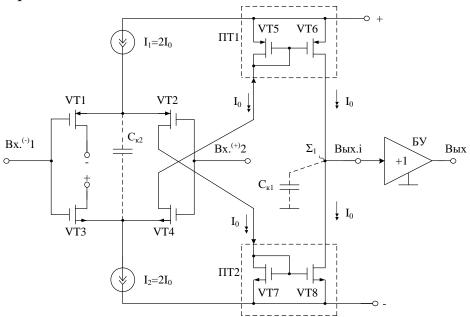


Рис. 1. Функциональная схема быстродействующего КМОП ОУ

Практическая реализация архитектуры рис. 1 может быть осуществлена в рамках КМОП и ВіЈТ технологий: tsmc (BiCMOS), SiGe (IHP, Германия), HHGRACE SoI (кремний на изоляторе), HCMS8D, H10-CMOS090\_LP (АО «Микрон», г. Зеленоград), 3КБТ (ВіЈГеt-биполярно-полевой техпроцесс,

АО «Интеграл», г. Минск), комплементарный биполярный техпроцесс АО «НПП Пульсар», г. Москва и др.

### 2. Текстовое описание схемы рис. 1

Схема КМОП ОУ рис.1 включает:

- входной каскад подкласса dual-input-stage (VT1-VT4),
- промежуточный каскад на основе токовых зеркал ПТ1, ПТ2[1],
- источники тока  $(I_1, I_2)$ , устанавливающие статический режим транзисторов,
- буферный усилитель (БУ),
- интегрирующую цепь коррекции С<sub>к1</sub>,
- дифференцирующую цепь коррекции Ск2.

Интегрирующая емкость коррекции  $C_{\kappa 1}$  обеспечивает заданный запас устойчивости ОУ по фазе. Дифференцирующий конденсатор  $C_{\kappa 2}$  повышает быстродействие ОУ в режиме большого сигнала при работе входных транзисторов в режиме микротоков и практически не влияют на малосигнальную частоту единичного усиления ОУ  $(f_1)$ .

Статический режим КМОП ОУ рис. 1 устанавливается источниками опорного тока  $I_1$  и  $I_2$ , которые могут изменяться в широких пределах (единицы микроампер — единицы миллиампер). Это существенно влияет на максимальную скорость нарастания выходного напряжения ОУ (SR), которая достигает наибольших значений в сильноточном режиме VT1-VT4. При миллиамперных токах (1-5 мА) КМОП VT1-VT4 эффективность применения цепи коррекции  $C_{\kappa 2}$  уменьшается [2].

Разомкнутый коэффициент усиления по напряжению ОУ рис. 1 определяется эквивалентным сопротивлением в высокоимпедансном узле  $\Sigma 1$  и существенно зависит от выходного сопротивления токовых зеркал ПТ1 и ПТ2. В качестве токовых зеркал ПТ1, ПТ2 могут применяться более 50 известных схемотехнических решений [1], что обеспечивает получение численных значений Ку в широком диапазоне (10-133 дБ). Рациональный выбор токовых зеркал — один из важных этапов проектирования и оптимизации схемы ОУ рис.1.

В качестве буферного усилителя (БУ) могут применяться более 30 вариантов классических схем, отличающихся друг от друга энергетическими и динамическими параметрами.

Таким образом, схема рис. 1 — это некоторая обобщенная схема ОУ, в рамках которой для основных технологических процессов можно реализовать десятки частных вариантов ОУ, отличающихся друг от друга схемотехникой БУ, токовых зеркал ПТ1-ПТ2 [1], и, как следствие, динамическими параметрами.

В этой связи компьютерное моделирование обобщенной функциональной схемы рис. 1 с идеальными токовыми зеркалами ПТ1 и ПТ2, БУ и источниками тока  $I_1$ ,  $I_2$  позволяет определить предельные параметры широкого класса практических вариантов построения ОУ с архитектурой рис. 1, к которым необходимо стремиться.

### 3. Компьютерное моделирование ОУ рис. 1

В частном случае схема ОУ рис. 1 исследовалась в среде Orcad 9.2 на моделях КМОП транзисторов tsmc\_035\_t65.

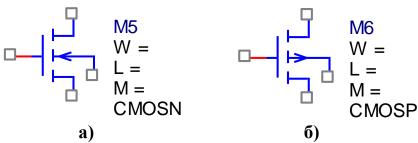


Рис. 2 Графическое изображение КМОП транзисторов tsmc\_035\_t65 с n- и р-каналами

На рис. 3 показана схема КМОП ОУ рис. 1 в среде Orcad.

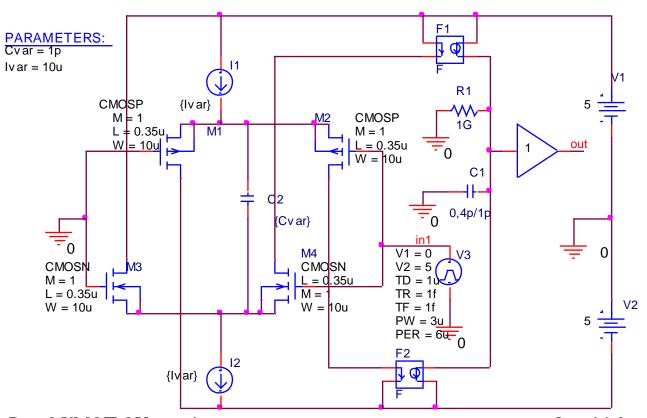


Рис. 3 КМОП ОУ рис. 1 с идеальными токовыми зеркалами в среде Orcad 9.2 на моделях транзисторов tsmc\_035\_t65

# 4. Ожидаемые параметры и характеристики ОУ рис. 3

Компьютерное моделирование влияния конденсатора  $C2=C_{\kappa 2}$  на переходные процессы в КМОП ОУ рис. 3 при  $C_{\kappa 1}=C1=400\varphi\Phi$ ,  $C_{\kappa 2}=C2=0...50$ пФ и работе его входного каскада с разными значениями токов  $I_1=I_2=I_{var}$  иллюстрируют графики рис. 4.

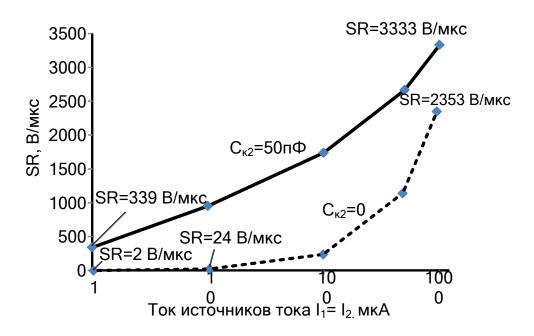


Рис. 4 Зависимость SR от токов  $I_1 = I_2$  при разных  $C_{\kappa 2} = C2 = 0 \div 50 \pi \Phi$ 

Компьютерное моделирование влияния  $C2=C_{\kappa 2}$  на переходные процессы в КМОП ОУ рис. 3 при  $C_{\kappa 1}=C1=1$  пФ,  $C_{\kappa 2}=C2=100$  фФ.. 50 пФ и работе его входного каскада в микрорежиме ( $I_1=I_2=10$ мкА) иллюстрируют графики рис. 5.

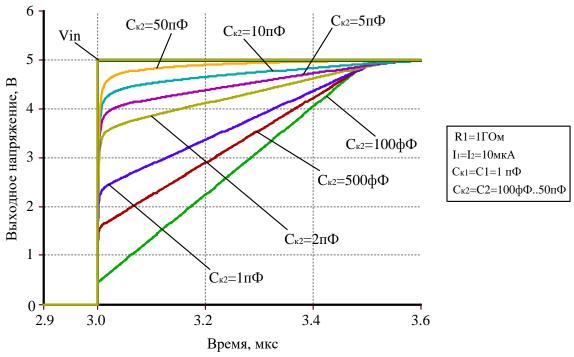


Рис. 5 Переходные процессы в КМОП ОУ рис. 3: передний фронт

Зависимость максимальной скорости нарастания выходного напряжения ОУ рис. 3 от ёмкости  $C_{\kappa 2}$ =C2= $C_{var}$  при R1= $1\Gamma$ Oм,  $I_1$ = $I_2$ =10мкA,  $C_{\kappa 1}$ =C1=1п $\Phi$ , полученные из графиков рис. 5, представлены в табл. 1.

Табл. 1 Зависимость SR от ёмкости дифференцирующего конденсатора  $C_{\kappa 2} = C2 = 100 \varphi \Phi \div 50 \pi \Phi$ 

Ёмкость коррекции $C_{\kappa 2} = C2 = Cvar$ , $\pi \Phi$	Передний фронт SR <sup>(+)</sup> , В/мкс	Задний фронт SR <sup>(-)</sup> , В/мкс
0,1	8,99	9
0,5	9,07	9,53
1	9,4	10,4
3	11,38	17,4
5	11,51	52,63
10	48,89	470,58
50	312,5	714,28

Моделирование показало, что быстродействие рассматриваемого КМОП ОУ рис. З при отсутствии дифференцирующей цепи коррекции ( $C_{\kappa 2}$ =0) пропорционально статическим токам  $I_1$ = $I_2$ . В то же время в микрорежиме VT1-VT4 скорость нарастания SR при  $C_{\kappa 2}$ =0 существенно уменьшается. Главная причина этого эффекта — уменьшение на один-два порядка напряжения ограничения ( $U_{rp}$ ) проходной характеристики драйвера емкости коррекции [2] (входные транзисторы VT1-VT4 и токовые зеркала ПТ1-ПТ2), которое оказывает доминирующее влияние на SR  $\approx 2\pi f_1 U_{rp}$  [3], где  $f_1$  — малосигнальная частота единичного усиления скорректированного ОУ,  $U_{rp}$  — напряжение ограничения проходной характеристики драйвера емкости коррекции (ДСк) (VT1-VT4, ПТ1-ПТ2).

Анализ табл. 1 и рис. 4, рис. 5 показывает, что  $C_{\kappa 2}$  может существенно повысить быстродействие ОУ (до 80 раз). При этом переходный процесс (рис. 5) имеет два явно выраженных участка — «крутой» и «пологий». Если максимальную скорость нарастания ОУ рассчитывать по формуле, которая усредняет численные значения SR с двумя участками переходного процесса [3], то положительный эффект от применения  $C_{\kappa 2}$  может быть найден из уравнения  $SR \approx 0.9 U_{out}/t_{ycr}$ , где  $t_{ycr}$  — время установления переходного процесса на уровне  $0.9 U_{out}$ ,  $U_{out}$  — установившееся значение выходного напряжения.

Если SR рассчитывать как максимальную производную выходного напряжения ОУ (не обращая внимания на "пологий" участок переходного процесса [3]), то численные значения SR с  $C_{\kappa 2}$  будут существенно выше.

Таким образом, компьютерное моделирование показывает, что при статических токах КМОП входных транзисторов ОУ рис. 1 на уровне  $10~{\rm mkA}$  применение дифференцирующей цепи коррекции ( $C_{\rm k2}$ ) обеспечивает увеличение SR до  $80~{\rm pas}$  (табл. 1).

При этом, дифференцирующая цепь  $(C_{\kappa 2})$  оказывается неэффективной в сильноточных режимах входного каскада (DIS), т.к. в этом случае диапазон активной работы DIS составляет единицы вольт [2]. Этого достаточно для получения высоких значений SR и без применения  $C_{\kappa 2}$ .

Компьютерное моделирование схемы ОУ рис. 3 при  $C_{\kappa 1}$ =1 п $\Phi$ , эквивалентном сопротивлении высокоимпедансного узла  $R_i$ =1  $\Gamma$ OM, C2=0

показывает, что его предельный разомкнутый коэффициент усиления Ку равен 133,8 дБ, а верхняя граничная частота (по уровню -3дБ) — 154,8  $\Gamma$ ц. В конкретных схемах данные параметры существенно зависят от свойств токовых зеркал ПТ1, ПТ2 [1].

# 5. Параметры оптимизации ОУ рис. 1

Практический интерес представляет определение оптимальных значений  $C_{\kappa 1}$ ,  $C_{\kappa 2}$  и статических токов входного каскада  $I_1$ ,  $I_2$  при заданных ограничениях на максимальную скорость нарастания выходного напряжения ОУ, разомкнутый коэффициент усиления, запас устойчивости по фазе, энергопотребление, ослабление входных синфазных сигналов, геометрию транзисторов, схемотехнику токовых зеркал (более 50 модификаций [1]) и буферного усилителя (более 30 модификаций) и т.п.

# 6. Netlist в Spice ОУ (рис.3)

```
1: source OP_AMP
2: E_GAIN11
                 OUT 0 VALUE {1 * V(N106400)}
3: M M2
             N106408 IN1 N106404 N106404 CMOSP
4: + L=0.35u
5: + W = 10u
6: + M = 1
7: X F2
         N106408 N106320 N106400 N106320 SCHEMATIC1_F2
8: I I2
           N106256 N106320 DC {Ivar}
             N107162 IN1 N106256 N106256 CMOSN
9: M M4
10: + L=0.35u
11: + W = 10u
12: + M=1
13: M_M1
             N106320 0 N106404 N106404 CMOSP
14: + L=0.35u
15: + W = 10u
16: + M=1
17: V V3
            IN1 0 AC 1
18: +PULSE 0 5 1u 1f 1f 3u 6u
19: R_R1
            0 N106400 1G
20: V_V1
            N106554 0 5
21: C_C2
            N106256 N106404 {Cvar}
           N106554 N106404 DC {Ivar}
22: I I1
             N106554 0 N106256 N106256 CMOSN
23: M M3
24: + L=0.35u
25: + W = 10u
26: + M=1
27: C_C1
            0 N106400 1p
```

```
28: X_F1 N106554 N107162 N106554 N106400 SCHEMATIC1_F1
```

30: .PARAM Cvar=1p Ivar=10u

31: .subckt SCHEMATIC1\_F2 1 2 3 4

33: VF F2 1 2 0V

34: .ends SCHEMATIC1\_F2

35: .subckt SCHEMATIC1\_F1 1 2 3 4

36: F\_F1 3 4 VF\_F1 1

37: VF F1 1 2 0V

38: .ends SCHEMATIC1\_F1

# 7. Функциональная схема мультидифференциального КМОП операционного усилителя

Параллельное включение по токовому выходу двух идентичных КМОП дифференциальных каскадов позволяет реализовать мультидифференциальный оперционный усилитель (МОУ) (рис.6).

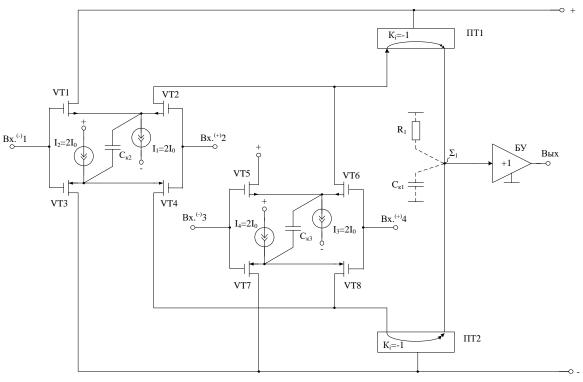


Рис.6 КМОП мультидифференциальный оперционный усилитель

В этом случае при оптимизации схемы рис.6 необходимо учитывать влияние на SR не только токов  $I_1$ ,  $I_2$  ( $I_3$ ,  $I_4$ ), но и  $C_{\kappa 2}$ ,  $C_{\kappa 3}$  и  $C_{\kappa 1}$ , а также схемотехники токовых зеркал и буферного усилителя.

Разработка выполнена в рамках гранта Российского научного фонда (проект № 16-19-00122).

# Список литературы:

- 1. Прокопенко Н.Н., Титов А.Е., Бутырлагин Н.В. Токовые зеркала для проектирования КМОП аналоговых микросхем: основные модификации (ТЗ №1-№ 36) [Электронный ресурс] // Институт проблем проектирования в микроэлектронике РАН: [сайт]. [2018]. URL: <a href="http://www.ippm.ru/data/eljrnal/paper/J4.pdf">http://www.ippm.ru/data/eljrnal/paper/J4.pdf</a> (дата обращения: 17.04.2018)
- 2. Prokopenko N.N., Butyrlagin N.V., Bugakova A.V., The Comparative Analysis of the Maximum Slew Rate of the Output Voltage BJT and CMOS (SiGe TSMC 0.35μ) Operational Amplifiers, 19th International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices (EDM2018), June 29 July 3 2018, Erlagol, Altai Republic,Russia, pp. 712-717.
- 3. Прокопенко, Н.Н. Архитектура и схемотехника быстродействующих операционных усилителей: монография / Н.Н. Прокопенко, А.С. Будяков. Шахты: Изд-во ЮРГУЭС, 2006. 231 с. ISBN 5-93834-261-9. URL: <a href="http://shemotehnika.sssu.ru/files/mon/02.zip">http://shemotehnika.sssu.ru/files/mon/02.zip</a> (дата обращения: 17.04.2018)