

Федеральное государственное бюджетное учреждение науки
Институт проблем проектирования в микроэлектронике
Российской академии наук (ИППМ РАН)

Библиотека схемотехнических решений

Биполярно-полевой буферный усилитель с повышенным входным сопротивлением: модификация БУ-1

Н.Н. Прокопенко, prokopenko@sssu.ru, Е.В. Овсепян, ovsepyan.elenka@bk.ru,
А.А. Жук, alexey.zhuk96@mail.ru, К.А. Виноградова, krectik22@mail.ru,
И.В. Пахомов pahom2191@mail.ru

Научно-исследовательская лаборатория проблем проектирования в
экстремальной микроэлектронике ИППМ РАН и Донского
государственного технического университета (г. Ростов-на-Дону)

1. Области применения БУ-1

Предназначен для аналоговых и аналого-цифровых устройств систем связи, автоматики и приборостроения, в том числе, работающих в условиях низких температур и воздействия радиации.

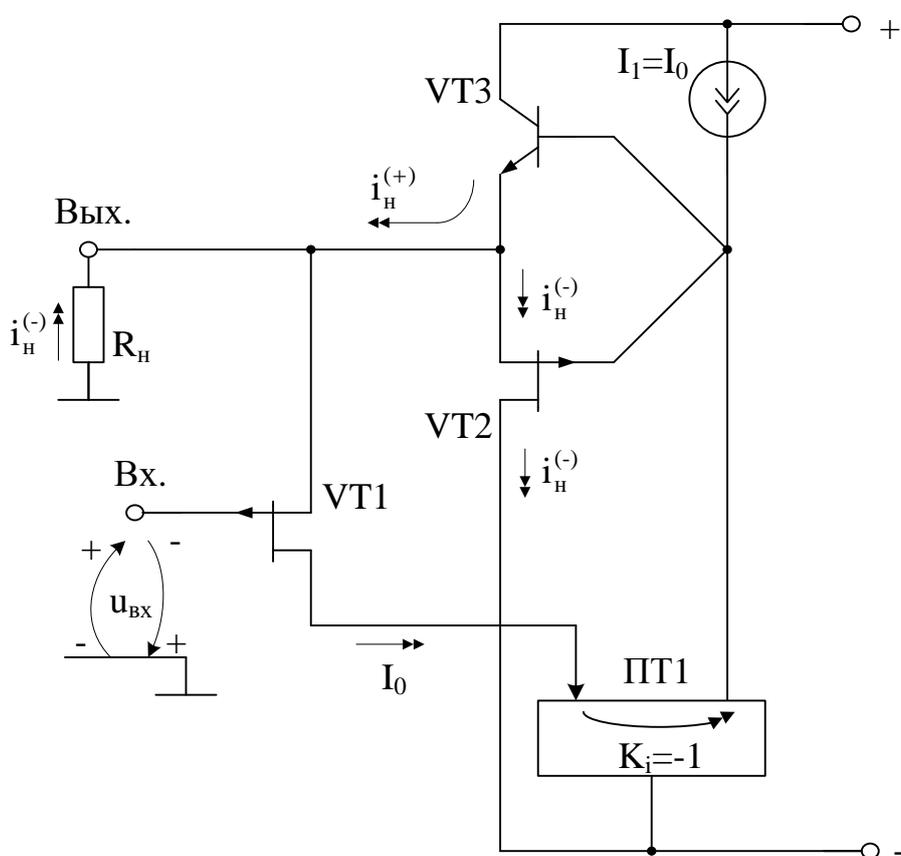


Рис. 1. BiJFet буферный усилитель

Практическая реализация схемы рис. 1 может быть осуществлена в рамках технологии 3КБТ (АО «Интеграл», г. Минск) и комплементарного CJFet-техпроцесса (АО «НПП Пульсар», г. Москва) и др.

2. Текстовое описание схемы рис. 1

Схема БУ рис.1 включает:

- входной полевой транзистор VT1;
- выходной полевой транзистор VT2;
- выходной биполярный транзистор VT3;
- токовое зеркало ПТ1;
- источник опорного тока I_1 .

В статическом режиме ($R_n=R_{var}=\infty$, $U_{bx}=0$) при единичном коэффициенте передачи по току токового зеркала ПТ1 в схеме рис.1 устанавливаются следующие токи

$$\begin{aligned} I_{u1} &= I_0, \\ I_{э3} &= I_{u1} + I_{u2} = I_0 + I_{u2}, \end{aligned} \quad (1)$$

где I_{u1} – ток истока первого VT1 полевого транзистора; I_{u2} – ток истока второго VT2 полевого транзистора при напряжении затвор-исток $U_{зи} \approx 0,7В$; $I_{э3}$ – ток эмиттера выходного биполярного транзистора VT3.

Если на вход БУ рис.1 подается положительное напряжение $u_{bx}^{(+)}$, то в нагрузке R_n образуется выходной ток $i_n^{(+)}$, максимальное значение которого определяется формулой

$$I_{n.max}^{(+)} = \beta_3 \cdot I_0, \quad (2)$$

где β_3 – коэффициент передачи по току базы биполярного транзистора VT3; I_0 – ток токостабилизирующего двухполюсника I_1 .

При отрицательном приращении входного напряжения БУ ток нагрузки R_n обеспечивается вторым VT2 полевым транзистором. При этом ток истока первого полевого транзистора VT1 не изменяется ($I_{u1} \approx I_0$) и, следовательно, приращение выходного напряжения в данном режиме БУ соответствует приращению его входного напряжения. Как следствие, максимальный отрицательный ток в нагрузке R_n будет определяться максимальным током стока полевого транзистора VT2.

Особенность предлагаемой схемы БУ – наличие общей отрицательной обратной связи относительно выхода, что обеспечивает высокую линейность амплитудной проходной характеристики рис. 4.

В ряде случаев в исток второго VT2 полевого транзистора может вводится дополнительный прямосмещенный p-n переход, что позволяет уменьшить статический ток данного активного элемента.

3. Компьютерное моделирование БУ рис. 1

В частном случае схема БУ рис. 1 исследовалась в среде Orcad 9.2 на моделях библиотеки транзисторов базового матричного кристалла АБМК_1.3_rad.(ОАО «ИНТЕГРАЛ», г.Минск)



Рис. 2 Графическое изображение n-p-n транзисторов АБМК_1.3_rad с (а) и полевых транзисторов (б)

На рис. 3 показана схема БУ рис.1 в среде Orcad.

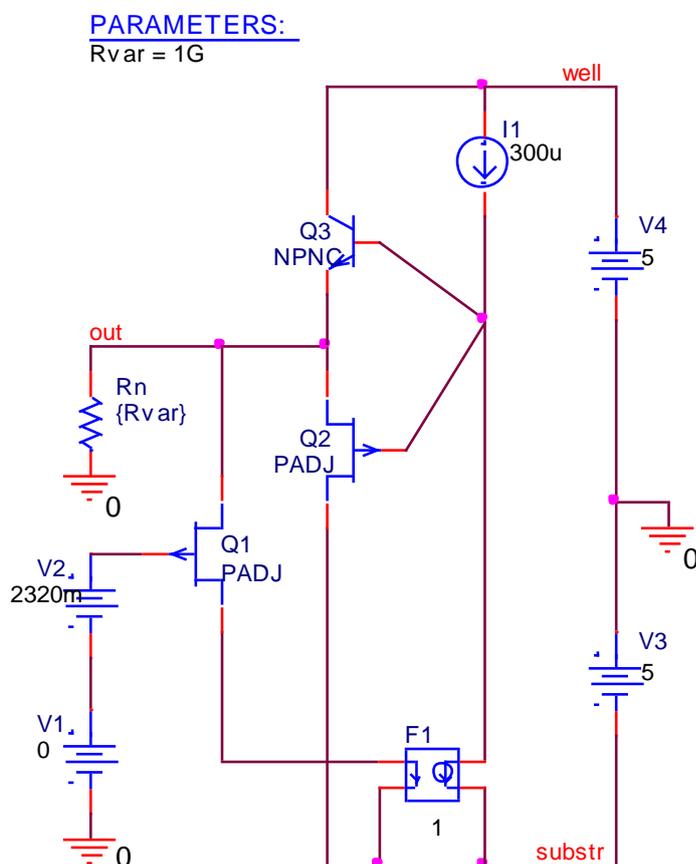


Рис. 3 БУ рис. 1 в среде Orcad 9.2 на моделях транзисторов АБМК_1.3_rad

4. Ожидаемые параметры и характеристики БУ рис. 3

Компьютерное моделирование БУ рис.3 иллюстрируют графики рис.4, где представлена амплитудная характеристика при токе $I_1=300\mu\text{A}$ и разных сопротивлениях нагрузки $R_n = 1\text{ k}\Omega/2\text{ k}\Omega/10\text{ k}\Omega$ (модели транзисторов PADJ, сильноточные).

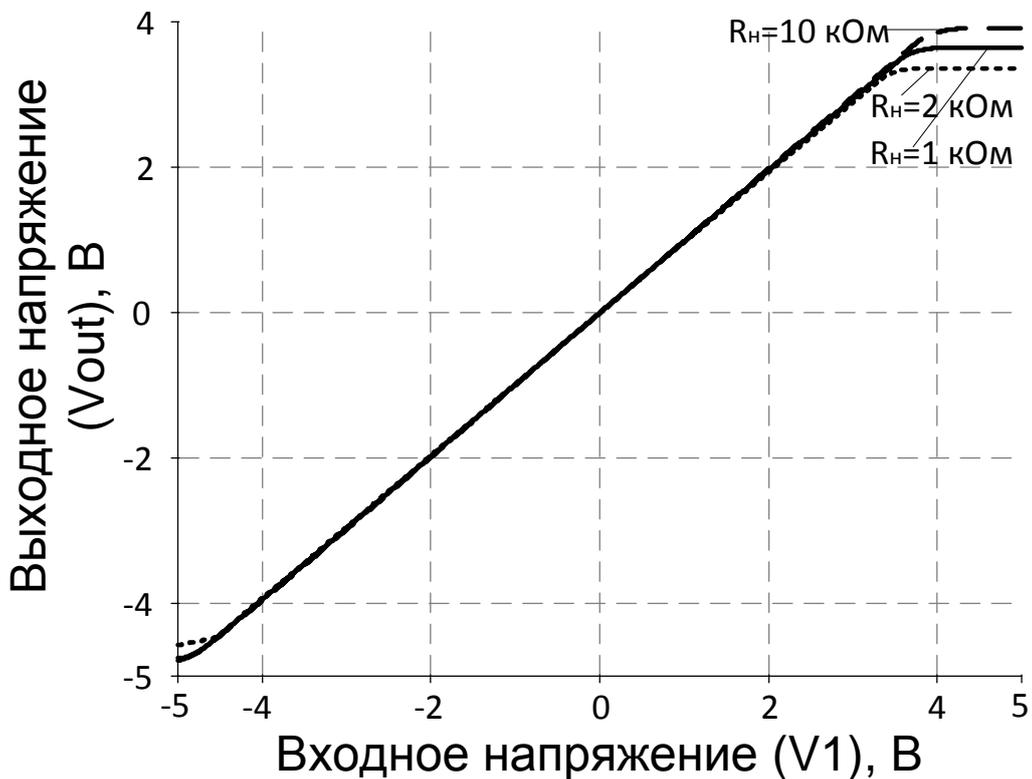


Рис. 4 Амплитудная характеристика BiJFet БУ (рис. 3):

Компьютерное моделирование (рис. 4) показывает, что предлагаемый буферный усилитель, схемотехника которого адаптирована на применение в диапазоне низких температур и воздействия проникающей радиации, имеет существенные достоинства в сравнении с известными вариантами построения БУ при их реализации в рамках BiJFet технологического процесса.

5. Параметры оптимизации БУ рис. 1

Практический интерес представляет определение оптимальных значений сопротивления нагрузки R_n , коэффициента передачи токового зеркала ПТ1, статического тока I_1 (при заданных ограничениях на максимальную скорость нарастания выходного напряжения БУ, частотный диапазон, рабочие температуры и уровни воздействия радиации, энергопотребление, диапазон изменения выходного напряжения, геометрию транзисторов, схемотехнику токового зеркала и т.п.).

6. Netlist в Spice (рис.3)

```
1: source 7820
2: X_Q2      OUT N45319 SUBSTR substr PADJ
3: V_V3      0 SUBSTR 5
4: X_F1      N31716 SUBSTR N45319 SUBSTR SCHEMATIC1_F1
5: V_V1      N43408 0 0
6: R_Rn      0 OUT {Rvar}
7: X_Q3      N45319 WELL OUT substr NPNC
8: I_I1      WELL N45319 DC 300u
9: V_V4      WELL 0 5
10: V_V2     N37082 N43408 2320m
11: X_Q1     OUT N37082 N31716 substr PADJ
12: .PARAM  Rvar=1G
13: .subckt SCHEMATIC1_F1 1 2 3 4
14: F_F1     3 4 VF_F1 1
15: VF_F1    1 2 0V
16: .ends SCHEMATIC1_F1
```

Разработка выполнена в рамках гранта Российского научного фонда (проект 16-19-00122)

Компьютерное моделирование осуществлялось на моделях транзисторов, разработанных д.т.н. Дворниковым Олегом Владимировичем (Минский научно-исследовательский приборостроительный институт, e-mail: oleg_dvornikov@tut.by)